

## **BUS**

### **INHOUD**

Beschrijving pin 1-8 .....	03-02
Beschrijving pin 9-15 .....	03-03
Beschrijving pin 16-21 .....	03-04
Beschrijving pin 21-27 .....	03-05
Beschrijving pin 27-32 .....	03-06

```
140 FOR X=1 TO N
150 FOR A=1 TO 3:LPRINT":NEXT A
160 LPRINT A$
170 LPRINT B$
180 LPRINT C$
190 FOR B=1 TO R-6:LPRINT":NEXT B
200 NEXT X:GOTO 10
```

Met bovenstaand programma kunt u op een met een doos enkelrij zelfklevende etiketten eenvoudig meerdere etiketten maken.

Toegepast wordt het LINEINPUT statement.

Mocht uw etiket 4 of meer regels moeten bevatten, verander dan de FOR NEXT herhaling die de extra regel-opschuivingen maakt en voeg na C\$ meerdere strings toe.

**BUS SIGNALLEN**

De BUS in de ASTER CT-80 bevat een aantal signalen (stuurleidingen) die de speciale inwendige programmering van de Memory Map etc. mogelijk maken. Onderstaande treft u de beschrijving en de functie van die signalen aan:

Voor een preciese beschrijving van de signalen welke bij de Z80 worden toegepast wordt u verwezen naar het Z80 Programming Manual.

**1a, 1c - Ground**

Ground van alle signalen op de bus. Tevens de Ground van de voeding en protective ground (in verbinding met behuizing en randaarde van het lichtnet).

**2a - Adreslijn nul (0)****2c - Adreslijn een (1)****3a - Adreslijn twee (2)****3c - Adreslijn drie (3)****4a - Adreslijn vier (4)****4c - Adreslijn vijf (5)****5a - Adreslijn zes (6)****5c - Adreslijn zeven (7)****6a - Adreslijn acht (8)****6c - Adreslijn negen (9)****7a - Adreslijn tien (10)****7c - Adreslijn elf (11)****8a - Adreslijn twaalf (12)****8c - Adreslijn dertien (13)**

9a - Adreslijn veertien (14)

.

9c - Adreslijn vijftien (15)

.

10a - Datalijn nul (0)

.

10c - Datalijn een (1)

.

11a - Datalijn twee (2)

.

11c - Datalijn drie (3)

.

12a - Datalijn vier (4)

.

12c - Datalijn vijf (5)

.

13a - Datalijn zes (6)

.

13c - Datalijn zeven (7)

.

14a - MEMBLOCK 1 DISABLE (laag=aktief)

Signaal voor het selekteren of deselekteren van een gekozen geheugen gedeelte. Dit signaal is reeds gereserveerd voor toekomstige toepassingen. Latere geheugenuitbreidingen zullen nadere informatie over de toepassing van dit signaal geven.

.

14c - MEMBLOCK 2 DISABLE (laag=aktief)

Signaal voor het selekteren of deselekteren van een gekozen geheugen gedeelte. Dit signaal is reeds gereserveerd voor toekomstige toepassingen. Latere geheugenuitbreidingen zullen nadere informatie over de toepassing van dit signaal geven.

.

15a - MEMBANK SELECT 1 (laag=aktief)

Signaal voor het selekteren of deselekteren van een gekozen geheugenbank. Dit signaal is reeds gereserveerd voor toekomstige toepassingen. Latere geheugenuitbreidingen zullen nadere informatie over de toepassing van dit signaal geven.

.

15c - MEMBANK SELECT 2 (laag=aktief)

Signaal voor het selekteren of deselekteren van een gekozen geheugenbank. Dit signaal is reeds gereserveerd voor toekomstige toepassingen. Latere geheugenuitbreidingen zullen nadere informatie over de toepassing van dit signaal geven.

**16a - MEMBANK SELECT 3** (laag=aktief)

Signaal voor het selekteren of deselekteren van een gekozen geheugenbank. Dit signaal is reeds gereserveerd voor toekomstige toepassingen. Latere geheugenuitbreidingen zullen nadere informatie over de toepassing van dit signaal geven.

**16c - INTAK** (laag=aktief)

Het antwoordsignaal van de microprocessor op een interrupt. (Interrupt Acknowledge).

**17a - M1** (laag=aktief)

Dit signaal geeft aan dat de microprocessor een OP-code ophaalt. Toepasbaar bij het maken van WAIT-cycles (voor eventueel langzame geheugen chips o.i.d).

**17c - IOREQ** (laag=aktief)

Dit signaal geeft aan dat de microprocessor een I/O poort wil aanspreken (zie ook pin 23c en 24a).

**18a - WAIT** (laag=aktief)

Met dit signaal wordt de processor in een wacht-situatie gebracht. Mag niet langer duren dan 2 milliseconden i.v.m. Refresh-signalen naar dynamisch geheugen.

**18c - CLOCK**

De "polsslag" van Aster CT-80. Afhankelijk van het toegepaste kristal kan hierop een frekwentie voorkomen van 14.1926 Mhz (bij 1.7/3.4 Mhz processor snelheid) en 16 Mhz (bij 2 of 4Mhz processor snelheid).

**19a - INT** (laag=aktief)

Bij het "laag" maken van dit signaal door rand-apparatuur wordt aan de processor het "verzoek" tot een interrupt gegeven.

**19c - NMI** (laag=aktief)

Non-Maskable Interrupt. Interrupt die "direkt" moet worden afgehandeld. Bij TRS-80 Mode wordt dit signaal als RESET signaal gebruikt.

**20a - IEI**

Interrupt Enable In. Bij het toepassen van Daisy-Chained-Interrupt geeft aan of een device in zijn prioriteits volgorde deze interrupt mag geven. Als IEI (=IEO van een device met een hogere prioriteit) hoog is mag een interrupt gegeven worden (zie ook pin 20c).

**20c - IEO**

Interrupt Enable Out. Bij het toepassen van Daisy-Chained-Interrupt geeft aan welk device interrupt heeft gegeven. Als een device interrupt heeft gegeven, dan is IEO (=IEI van een device met een lagere prioriteit) laag. (Zie ook pin 20a).

**21a - BUSRQ** (laag=aktief)

Met dit signaal kan een "extern" device controle over de BUS krijgen. De Z80 maakt al zijn signalen "TRI-STATE" (zie ook pin 21c).

**21c - BUSAK** (laag=aktief)

De Z80 geeft aan dat het BUSRQ signaal geaccepteerd is en de BUS in een "TRI-STATE" situatie is overgegaan (zie ook pin 21a).

**22a - RESET** (laag=aktief)

Het door het keyboard gegenereerde RESET signaal (zie ook pin 30a).

**22c - RFSH** (laag=aktief)

Het Refresh-sigitaal zoals opgewekt door de Z80. Wordt in de ASTER CT-80 niet als zodanig toegepast. De Refresh voor de dynamische RAM's wordt op een andere wijze opgewekt. Zie schema's.

**23a - ROM/RAM-DISABLE** (laag=aktief)

Schakelt RAM's, ROM's, Video RAM en Keyboard uit. Andere Memory Mapped devices zoals Printer en Disk-controller blijven ingeschakeld.

**23c - IN+** (laag=aktief)

Samengesteld INPUT signaal uit de signalen RD en IOREQ van de Z80. Met dit signaal kunt u I/O-poorten "lezen".

**24a - RD+** (laag=aktief)

Samengesteld READ signaal uit de signalen RD en MREQ van de Z80. Met dit signaal kunt u in het geheugen gebied "lezen".

**24c - KBRD** (laag=aktief)

Dit signaal is laag, zodra het keyboard wordt uitgelezen. (Enable signaal voor Keyboard).

**25a, 25c** + 12 volt

Positieve voedingsspanning. Zie voor maximale stroomafname specificaties van het Power Supply. (toepassing o.a. RS232c/V24 Interface)

**26a, 26c** - 12 volt

Negatieve voedingsspanning. Zie voor maximale stroomafname specificaties van het Power Supply. (toepassing o.a. RS232c/V24 Interface)

**27a - OE** (laag=aktief)

Output Enable signaal. Wordt toegepast voor de volgende zaken:

- Boot Rom
- Printer
- Floppy Disk

Daar bovengenoemde devices zich bevinden op adresplaatsen waar ook normaal geheugen aanwezig is, geeft dit signaal aan of deze devices hun informatie op de BUS kunnen plaatsen, of dat informatie er naar mag worden geschreven.

**27c - CAS** (laag=aktief)

Signaal toegepast bij het accessen van dynamisch geheugen. Zie ook pin 28a, 28c en 31c.

**28a - MEMRQ/RAS** (laag=aktief)

Dit signaal geeft aan dat de microprocessor adressen in het geheugen gebied wil aanspreken. Zie ook pin 27c, 28c en 31c. Dit signaal dient niet te worden verward met het signaal van pin 31c.

**28c - MUX**

Signaal toegepast bij het het accessen van dynamisch geheugen. Zie ook pin 27c, 28a en 31c.

**29a - OUT+** (laag=aktief)

Samengesteld OUTPUT signaal uit de signalen WR en IOREQ van de Z80. Met dit signaal kunt u I/O-poorten "schrijven".

**29c - WR+** (laag=aktief)

Samengesteld WRITE signaal uit de signalen WR en MREQ van de Z80. Met dit signaal kunt u in het geheugen gebied "schrijven".

**30a - SYSRESET** (laag=aktief). Dit Reset signaal wordt opgewekt bij Power Up (aanschakelen van de bedrijfsspanning) en als het RESET signaal van pin 22a laag gaat. Het gehele systeem wordt gereset, processor maakt "koude start" (vanaf geheugenplaats "0").

**30c - I/O (FC-FF)** (laag=aktief)

Dit is een reeds uitgedecodeerd signaal voor het aanspreken van de hoogste vier I/O-poorten omdat deze in het gehele ontwerp veel gebruikt worden. Slechts adreslijnen A-0 en A-1 behoeven te worden toegepast om de poorten van elkaar te onderscheiden.

**31a - VIDEO** (laag=aktief)

Dit signaal is laag, zodra het Video wordt geaccessed. (Enable signaal voor Video).

**31c - MREQ**

Signaal toegepast bij het het accessen van dynamisch geheugen. Zie ook pin 27c, 28a en 28c. Dit signaal dient niet te worden verward met het signaal van pin 28a.

**32a, 32c** + 5 volt

Positieve voedingsspanning. Zie voor maximale stroomafname specificaties van het Power Supply.

**Alle niet genoemde connector aansluitingen (de pinnummers met achtervoegsel "b") zijn gereserveerd voor toekomstige 16-bit uitbreidingen! De voedingslijnen zijn echter reeds wel gedefinieerd. Dit zijn de overeenkomstige "b"-pinnen tussen de "a" en "c" aansluitingen van de respectievelijke spanningslijnen.**

# POWER SUPPLY

## INHOUD

Beschrijving .....	04-02
Schema .....	04-03
Komponenten opstelling .....	04-04
Komponentenlijst .....	04-05



**ONDERDELENLIJST POWER SUPPLY CT-80**

Z1 = 7805  
Z2 = 7812  
Z3 = 7912  
T1 = 2N3055  
T2 = BD136

C1 = 4700 uF 25 V.  
C2 = 10nF MKM  
C3 = 2,2uF tantaal  
C4 = 1000 uF 25-40 V.  
C5 = 10nF MKM  
C6 = 2,2 uF tantaal  
C7 = 1000 uF 25-40 V.  
C8 = 10nF MKM  
C9 = 2,2uF tantaal

R1 = 15 ohm 1 W.  
R2 = 0,22 ohm 2 W.  
R3 = 100 ohm 1/4 W.  
R4 = 100 ohm 1/4 W.  
D1 = 1N4004  
D2 = 1N4004 / 1N540X  
D3 = 1N4004 / 1N540X  
D4 = 1N4004 / 1N540X

B1 = KBPC602 of KBPC606  
B2 = B40C1500  
B3 = B40C1500

PA1,PC1 = 64 pol. connector male  
P2 = 4 pol. print conn. optional  
P3 = 4 pol. print conn. optional  
P4 = 4 pol. print conn. optional  
P5 = 6 pol. print conn. optional.

4 x M3x10  
4 x Moer M3  
2 x Nylon ring 3 mm.  
Koelpasta  
1 x Koelplaat  
2 x Isolatie mat. T0-220  
1 x Isolatie mat. T0-3  
1 x PC Board

**POWER SUPPLY**

Het Power Supply - de voeding - van de ASTER CT-80 is zodanig opgebouwd dat de benodigde spanningen allen worden opgewekt op een P.C.Board.

Voorzien van een zgn. Ringkern-transformator levert deze voeding tot 7 Ampere. Dit is onder te verdelen in:

- 5 Ampere, +5 volt gelijkspanning
- 1 Ampere, +12 volt gelijkspanning
- 1 Ampere, -12 volt gelijkspanning

Het merendeel van de circuits in de ASTER CT-80 wordt gevoed via 5 volt gelijkspanning. Enkele modules hebben echter ook +12 volt of -12 volt gelijkspanning nodig, waaronder:

- Memory-board bij toepassing van 16Kbyte geheugen
- Disk-controller board
- RS232c/V24 board
- Cassette/Keyboard interface, t.b.v. Op-Amps.

**Beschrijving schema****Spanning -12 volt**

Nadat de transformatorspanning van plm. 16 volt wisselspanning via B3 gelijkgericht werd en is afgevlakt door de Electrolytische condensator C7 wordt de spanning gestabiliseerd door Z3, een negatieve spanningsregelaar van het type 7912.

De condensatoren C8 en C9 dienen om kleine stoorpieken op te vangen in de negatieve voedingsspanning.

**Spanning +12 volt**

Nadat de transformatorspanning van plm. 16 volt wisselspanning via B2 gelijkgericht werd en is afgevlakt door de electrolytische condensator C4 wordt de spanning gestabiliseerd door Z2, een positieve spanningsregelaar van het type 7812.

De condensatoren C5 en C6 dienen om kleine stoorpieken op te vangen in de voedingsspanning.

**Spanning +5 volt**

De meest belangrijke spanning in de ASTER CT-80 is 5 volt. Alle circuits maken gebruik van deze spanning. Door de hogere stroom-afname van deze spanning en de wat strengere eisen die aan een voeding voor TTL IC's gesteld wordt, is deze voeding met extra zorg ontworpen.

Nadat de transformatorspanning van plm. 9 volt wisselspanning via B1 gelijkgericht werd en is afgevlakt door de Electrolytische condensator C1 wordt de spanning via de combinatie van R1 en D1 aangeboden aan de ingang van de spanningsregelaar van het type 7805 die als referentie spanning dient voor het circuit opgebouwd rond de power transistoren T1 en T2 en de weerstanden R2, R3 en R4.

R2 heeft een belangrijke functie, deze begrenst de maximale uitgangsstroom van de schakeling. De condensatoren C2, C3 en (indien opgenomen) C10 zorgen voor het wegnemen van kleine stoorpieken.

Teneinde ervoor te zorgen dat bij het inschakelen van de voeding de spanningen in de juiste volgorde opkomen werden de dioden D2, D3 en D4 opgenomen. Door deze toepassing zullen de voedingsspanningen in de volgorde -12, +12, +5 ingeschakeld worden. Bij het uitschakelen van de voeding zal deze voorziening er tevens voor zorgen dat de spanningen ook in (nu omgekeerde) juiste volgorde uitschakelen.

Alle uitgangsspanningen zijn kortsluitvast. Een tijdelijke kortsluiting naar massa (Ground) zal dan ook geen nadelige gevolgen hebben voor de voedingschakelingen.

## **PROCESSOR BOARD**

### **INHOUD**

Beschrijving .....	05-02
Z80 en registers .....	05-03
Schema .....	05-04
Komponenten opstelling .....	05-05
Komponentenlijst .....	05-06

**Z80-MICROPROCESSOR BOARD**

Het hart van de ASTER CT-80 wordt gevormd door een Z80 microprocessor. Deze is ondergebracht op een apart board, tesamen met de omschakelbare systeem-clock. Tevens worden op dit board diverse signalen opgewekt nodig voor het plegen van In- en Output en voor het lezen en schrijven in het geheugen.

Ook worden de voor dynamische RAM nodige Refresh signalen op dit board opgewekt.

Vrijwel alle BUS signalen zijn op het Z80 board aanwezig.

Het board maakt tevens het uitgedecodeerde I/O (FC-FF) signaal.

Het clock-sigitaal wordt afgeleid van een 16 Mhz. of 14.1926 Mhz. kristal. Dit is afhankelijk van het feit of men kiest voor volledige TRS-80 timing compatibility (uiteindelijke systeem clock snelheid 1.774/3.548 Mhz) of voor de snellere 2/4 Mhz. uitvoering, waarbij slechts de timing-gevoelige routines niet met de TRS-80 compatible zijn. Dit resulteert bijv. in het niet kunnen lezen van cassettes. Uiteraard kunnen wel cassettes gelezen worden die op een ASTER CT-80 vervaardigd werden waarop ook de 2/4 Mhz. snelheid werd toegepast.

Het clock-sigitaal wordt - om op de juiste waarde uit te komen - gedeeld door middel van IC Z16 en verder door Z13 om een dutycycle van 50% te verkrijgen. Tevens wordt een actief-pull-up netwerk gebruikt (T1, C5, R3, R4 en R5) om de flanken van het clock-sigitaal te verbeteren in verband met het mogelijk maken van hoge clock-frekwenties.

IC Z16 samen met IC Z11 bewerkstelligen het omschakelen van de processor clock van 1.774 naar 3.548 Mhz. of van 2 naar 4 Mhz. waarbij de fase-relatie behouden blijft. Hierdoor kan tijdens de uitvoering van een programma naar willekeur in snelheid worden omgeschakeld zonder dat er processor-fouten kunnen ontstaan.

Bij het omschakelen naar een hogere snelheid dan 2 Mhz. kunnen problemen ontstaan indien voor de ROM's, EPROM's worden toegepast met een snelheid van 350 ns of langzamer. Het is bij de ASTER CT-80 echter mogelijk eerst de inhoud van de EPROM of ROM naar het RAM gebied te kopiëren dat zich in de memory-map "onder" (dus op hetzelfde adres) het EPROM/ROM gebied bevindt. Nu funktioneert het programma vanuit het - veel snellere - RAM-geheugen. Daarbij de ASTER CT-80 150 ns. Dynamische RAM's worden toegepast is het gebruik van zgn. Wait-Cycles zelfs bij een processor snelheid van 6 Mhz. niet nodig. Hierdoor gaat geen snelheid verloren.

Het Reset-gedeelte is zodanig uitgevoerd dat afhankelijk van de montage van de weerstand R-a of R-b respectievelijk een "warme" start of een "koude" start wordt gerealiseerd na het drukken op de beide Reset-toetsen van het keyboard.

Tevens kan vanuit software (indien gewerkt wordt met TRS-DOS achtige Operating Systemen) een zgn. Systeem-Reset gegeven worden door een HALT-instructie uit te voeren.

Vanuit software - d.m.v. OUT-instructies - is het mogelijk deze laatste optie in- of uit te schakelen. Zie hiervoor de beschrijving in het hoofdstuk Memory Map.

De toegepaste processor is een Z80A of Z80B, afhankelijk van de uitvoering. Het A-type kan een snelheid van 4 Mhz. aan terwijl het B-type werd ontworpen voor snelheden van 6 Mhz.

De adres-bus wordt gebufferd via de IC's Z5, Z6 en Z7, waarbij Z5 een zgn. latch is die de hoogste adres-lijnen stabiel houdt tijdens geheugen gebruik. Deze systematiek werd gekozen om de hoogst mogelijke betrouwbaarheid te garanderen.

De data-bus wordt gebufferd door Z9, een bi-direktionele buffer.

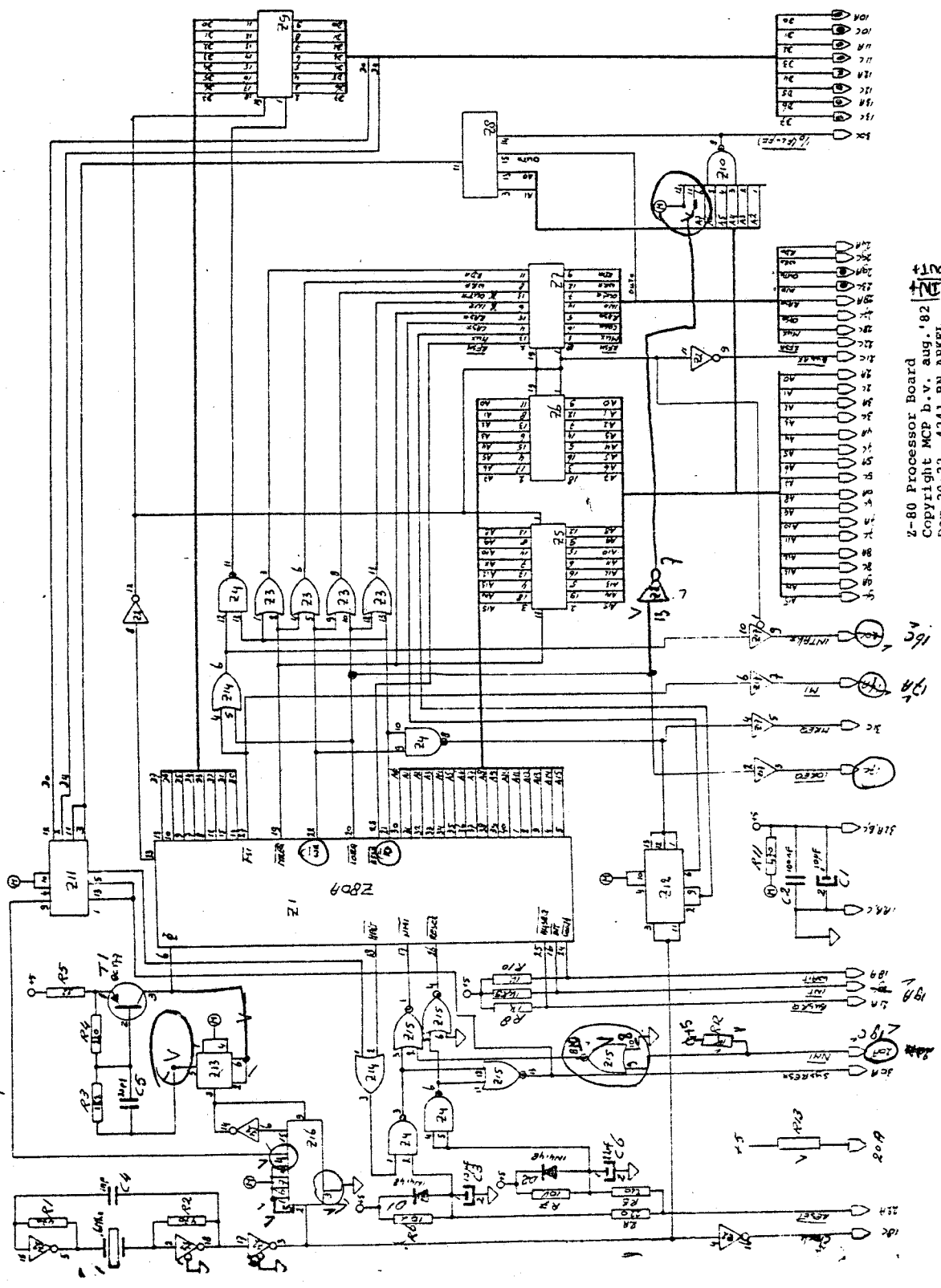
De control-bus bevat een aantal signalen die niet standaard door de Z80 processor zelf geleverd worden. Hieronder vallen de READ, WRITE, IN en OUT signalen. Deze moeten namelijk teneinde goed te funktioneren ge-ORd worden met respectievelijk het MEMRQ en IOREQ signaal.

Het I/O (FC-FF) signaal wordt opgewekt door middel van het IC Z10.

CPU

MCP - Musicorint b.v.  
Dam 20-22  
4241 BN ARKEL  
Tel. : 01831 - 1030  
Tel. : 01831 - 1030  
Telex : 22691 mcp nl  
Circ : 3140418

INGEKOMEN 23 JULI 1982  
INGEL



Z-80 Processor Board  
Copyright MCP b.v. aug. '82  
Dam 20-22 4241 BN ARKEL  
ASTER CT-80 MICROCOMPUTER

IOREQ

beheerd 7-9-82



**ONDERDELENLIJST CT-80 PROCESSOR BOARD**

Z1 = Z80A	C1 = 33uF tantaal	R1 = 470 ohm	1 40-pol. IC-socket
Z2 = 74S240	C2 = 0,1uF MKM	R2 = 470 ohm	1 PC-board
Z3 = 74LS32	C3 = 10uF tantaal	R3 = 1k2	XTAL 14.19260e
Z4 = 74LS132	Z4 = 74LS132	R4 = 220	PA1,PC1 = 64 pol. connector male
Z5 = 74LS373	C5 = 33pF Cer	R5 = 22	
Z6 = 74LS244	C6 = 22uF tantaal	R6 = 10k	
Z7 = 74LS244	C7 = 10nF	R7 = 10k	
Z8 = 74LS155	C8 = 10nF	R8 = 1k	
Z9 = 74LS245	C9 = 10nF	R9 = 1k	
Z10 = 74LS30	C10 = 10nF	R10 = 1k	
Z11 = 74LS74	C11 = 10nF	R11 = 470 ohm	
Z12 = 74LS74	C12 = 10nF	R12 = 1k ohm	
Z13 = 74LS74	C13 = 10nF	R13 = 1k	
Z14 = 74LS32	C14 = 10nF	RA = 220 ohm	
Z15 = 74LS02	C15 = 10nF	RB = vervallen	
Z16 = 74LS163	C16 = 10nF	D1 = 1N 4148	
	C17 = 10nF	D2 = 1N 4148	
	C18 = 10nF	T1 = BC177B	
	C19 = 10nF		
	C20 = 10nF		
	C21 = 10nF		
	C22 = 10nF		
	C23 = 10nF		

# VIDEO PROCESSOR BOARD

## INHOUD

Beschrijving .....	06-02/06-06
Schema .....	06-07
Komponenten opstelling .....	06-08
Komponentenlijst .....	06-09
Programmeren .....	06-10
Registers R0-R3 .....	06-11
Registers R3-R9 .....	06-12
Registers R10-R15 .....	06-13
Interlinie instelling .....	06-14
Lichtpen .....	06-14
Aanwijzingen voor programmeren .....	06-15
Programmeren in BASIC .....	06-16/06-17



**VIDEO PROCESSOR BOARD**

Het Video Processor Board heeft als doel de informatie vanuit de computer op het beeldscherm te brengen. Hiertoe is op het Video Processor Board 2Kbyte Video-geheugen opgenomen met diverse besturings-logika. Teneinde meerdere beeldschermformaten mogelijk te maken werd voor de besturing n voor een Video Processor. Dit is de 6845 Video Processor die eigenlijk een micro-processor is, toegespitst op een aantal specifieke taken. Deze taken zijn ondermeer:

- Het "Refreshen" van het video-geheugen (de RAM).
- Het genereren van de diverse synchronisatie-signalen.
- Het interfacen van o.a. een lichtpen.

-Hiertussen stuk opnemen uit Programming Manual

Het Video Processor Board kan worden onderverdeeld in een aantal "blokken". Deze blokken hebben ieder hun specifieke taak in het geheel. Ieder blok zal nader worden omschreven, ook in relatie tot elkaar.

**Geheugen-adressering**  
**Poort-adressering**  
**Input/Output buffers**  
**Timing**  
**Lichtpen**  
**Karaktergenerator-circuit**  
**Multiplexer**  
**Video-output**  
**Jumpers (diverse instellingen)**

#### **Timing**

De timing wordt verzorgd door een aantal componenten. Als eerste is daar de clockgenerator zelf. De clock wordt opgewekt d.m.v. IC Z12 en een kristal van 16 Mhz. In het systeem komen verschillende frekwenties voor. De video-processor krijgt een frekwentie van 1, 2 of 4 Mhz. toegevoerd. De dot-clock is 16 Mhz en het schuifregister (Z14) werkt op 8 of 16 Mhz. Waar verschillende frekwenties worden genoemd zijn deze instelbaar met software. Hiervoor zorgen Z5, Z10 en Z8.

#### **Karaktergenerator, IC Z20**

Als karakter-generator is gekozen voor een EPROM van het type 2532. Deze EPROM heeft een capaciteit van 4 Kilobyte.

Het karakter is samengesteld uit een matrix van 8 punten horizontaal en 12 punten vertikaal. In bijzondere toepassingen kan zelfs een 8 x 16 matrix gekozen worden (zie hiervoor programming instructies van de 6845 chip).

Door de keuze van de karakter-generator als EPROM kan de gebruiker zelf de karakter-set samenstellen. Hiertoe is een programma verkrijgbaar waarmee op eenvoudige wijze een karakterset kan worden samengesteld, welke in deze EPROM kan worden geplaatst.

De data naar de karaktergenerator wordt "gelatched" in IC Z15. Dit is noodzakelijk, daar de data tijdens het uitlezen van de karakter generator stabiel dient te zijn.

#### **Video- en synchronisatie signalen**

De data welke uit de karakter generator komt dient serieel naar de video-uitgang te worden gebracht. Hiertoe dient IC Z14. De data wordt dit IC ingeklokt en zal serieel naar buiten "schuiven". De snelheid waarmee dit gebeurt is afhankelijk van de programmering van het video-board.

Samen met de IC's Z2, Z6, Z11, Z13 en de Video-processor (Z1) wordt de juiste timing gerealiseerd. De opwekking van de benodigde synchronisatie signalen geschiedt door de 6845. Deze signalen worden door middel van IC Z6 en de video-output tot een composite video-sigitaal gemixed. Door middel van jumper instellingen zijn diverse soorten video-sigitaal instelbaar. Onder ander:

- Composite Video
  - Separate Sync
- (synchronisatie signalen kunnen ook geïnverteerd worden)

Tevens is ruimte gereserveerd op de print voor een RF-modulator voor directe aansturing van een normale Televisie. Gezien de hoge video-frekwentie welke noodzakelijk is in verband met de karakter kwaliteit is echter het toepassen van een normale televisie niet aan te raden. Langduriger werken met een TV als monitor geeft toch vermoeidheids verschijnselen.

**Multiplexer**

Doordat het Video RAM (Z16) zowel door de computer (Z80) als door de 6845 Video Processor (Z1) kan worden geaccessed is een multiplexer noodzakelijk. Deze multiplexer wordt gevormd door drie IC's Z17, Z18 en Z19. In de normale situatie heeft de 6845 altijd "toegang" tot de adreslijnen van de Video RAM. In het geval dat de Z80 informatie in de Video RAM wil schrijven wordt de multiplexer omgeschakeld door middel van het signaal 31a (VIDEO). Doordat het video gedeelte in de ASTER CT-80 een geheel eigen clock heeft, kan dit resulteren in een zgn "glitch" op het beeld. Dit wordt dus veroorzaakt doordat processor-clock en video-clock niet op gelijke snelheid lopen. Helaas een effect dat niet kon worden voorkomen in verband met de stringente eis van volkomen compatibiliteit met de TRS-80 software. Ook de interne data-bus op het Video-Board wordt "verdeeld" tussen Z80 microprocessor en de 6845 video-processor. Hiervoor is Z21 verantwoordelijk.

**JUMPER INSTELLINGEN**

Op het video-board bevinden zich een aantal jumper-blokken. Deze jumpers bepalen hoe de videosignalen er uit zien.

Alle blokken worden gezien op de print vanaf de componenten zijde, waarbij de print zo gehouden wordt dat de BUS konnektor zich aan de linkerzijde bevindt.

**Jumper-blok J1/J2/J3/J4**

Dit jumperblok heeft totaal 2 jumpers. En bepaalt het al of niet inverse zijn van het video-beeld.

Met de twee jumpers kunt u dus een zodanige instelling kiezen dat u witte tekst op een zwart beeld, of zwarte tekst op een wit beeld krijgt.

Het plaatsen van de jumpers volgens onderstaande tabel geeft het resultaat zoals in de tabel wordt aangegeven.

Totaal mogen niet meer dan twee jumpers geplaatst zijn, t.w. een op J1 of J3 en een op J2 of J4.

**Jumper-blok J5/J6**

Dit blok bepaalt de polariteit van de synchronisatie signalen. Zowel de HS (horizontale sync.) als de VS (vertikale sync.) kunnen hiermee positief- of negatief-gaand worden ingesteld. Ook op dit blok mogen maximaal 2 jumpers worden geplaatst.

De jumper op J5 bepaalt het wel of niet inverteren van het HS signaal. Op positie "a" is het signaal niet- en op positie "b" wel geïnverteerd.

De jumper op J6 bepaalt het wel of niet inverteren van het VS signaal. Op positie "a" is het signaal niet- en op positie "b" wel geïnverteerd.

**Jumper-blok J7, J8, J9**

Hiermee maakt u de volgende keuze:

- A - een composite sync. monitor en een separate sync. monitor
- B - een composite sync. monitor en een lichtpen
- C - twee separate sync. monitoren en RF-modulator
- D - een separate sync. monitor, RF-modulator en een lichtpen.

Voor het bereiken van situatie A dient de jumper J8 geplaatst te worden. De composite sync. monitor wordt aangesloten op DIN bus Y1. Dit is de DIN bus het dichtst bij de RF-modulator-plaats. De separate sync. monitor wordt op DIN bus Y2 aangesloten. Dit is de DIN bus die het dichtst bij de zijde van de print is aangebracht.

Voor het bereiken van situatie B dient de jumper J7 geplaatst te worden. De composite sync. monitor wordt aangesloten op DIN bus Y1. Dit is de DIN bus het dichtst bij de RF-modulator-plaats. De lichtpen wordt op DIN bus Y2 aangesloten. Dit is de DIN bus die het dichtst bij de zijde van de print is aangebracht.

Voor het bereiken van situatie C dienen jumpers J7 en J9 geplaatst te worden. De eerste composite sync. monitor wordt aangesloten op DIN bus Y1. Dit is de DIN bus het dichtst bij de RF-modulator-plaats. De tweede composite sync. monitor wordt op DIN bus Y2 aangesloten. Dit is de DIN bus die het dichtst bij de zijde van de print is aangebracht. Indien een RF-modulator werd geplaatst dan kan een TV op deze modulator worden aangesloten.

Voor het bereiken van situatie C dienen jumpers J7 en J9 geplaatst te worden. De composite sync. monitor wordt aangesloten op DIN bus Y1. Dit is de DIN bus het dichtst bij de RF-modulator-plaats. De lichtpen monitor wordt op DIN bus Y2 aangesloten. Dit is de DIN bus die het dichtst bij de zijde van de print is aangebracht. Indien een RF-modulator werd geplaatst dan kan een TV op deze modulator worden aangesloten.

**De oplettende lezer zal hebben opgemerkt dat in situatie B en C de jumpers op dezelfde plaats staan. Dit is juist. In situatie B en C kunnen of de lichtpen of de monitor in dezelfde DIN bus worden ingestoken. Bij beide apparaten worden namelijk andere pin-aansluitingen toegepast, die elkaar niet hinderen.**

**Geheugen-adressering**

Deze adressering wordt gegenereerd door het Memory-Board en komt binnen via BUS-lijn 31a.

**Poort-adressering**

Tesamen met het signaal I/O (FC-FF) dat binnenkomt op pin 30c en de adreslijnen A-0 en A-1 worden de vier I/O-poorten FC, FD, FE en FF gedecodeerd, respectievelijk 252, 253, 254 en 255 decimaal.

Deze decodering geschiedt d.m.v. de IC's Z2 en Z4.

**Input/Output Buffers**

Zoals bij alle boards toegepast worden ook bij het Video Board alle signalen gebufferd. Hierdoor wordt een minimale BUS-belasting verkregen, per buslijn is de belasting slechts 1 TTI-poort. Voor deze buffering zorgen de IC's Z2, Z3, Z10 en Z22.

**Lichtpen**

Afhankelijk van de plaatsing van de jumpers (zie bespreking) kan de lichtpen worden aangesloten. De lichtpen dient aan de Video-processor een puls aan te bieden, waarop de Video-processor het "refresh"-adres in het lichtpen-register zal plaatsen. Teneinde deze puls op te wekken werd op het Video Board een IC opgenomen (Z7) dat deze functie verzorgt. Op het laag gaan van het ingangssignaal triggert een monostabiele multivibrator die een zodanige instelling heeft dat een puls van de juiste lengte aan de Video-processor wordt aangeboden. .

In verband met plaatsgebrek op het Videoboard en de intentie om toch 100% compatible te blijven met TRS-80 software werd op de Cassette/Keyboard interface een latch opgenomen waarin de stand van het scherm (32/40 of 64/80) kan worden getest. Deze poort bevindt zich op in het I/O gebied op poort FF, bit-6.

*Vld 8*

**ONDERDELENLIJST VIDEO BOARD ASTER CT-80**

Z1 = MC6845  
Z2 = 74LS11  
Z3 = 74LS32  
Z4 = 74LS156  
Z5 = 74LS38  
Z6 = 74LS86  
Z7 = 555 CMOS  
Z8 = 74LS74  
Z9 = 74LS161  
Z10 = 74LS86  
Z11 = 74LS174  
Z12 = 74LS240  
Z13 = 74LS74  
Z14 = 74LS165  
Z15 = 74LS273  
Z16 = D4016  
Z17 = 74LS158  
Z18 = 74LS157  
Z19 = 74LS157  
Z20 = 2532  
Z21 = 74LS245  
Z22 = 74LS245

C1 = 10nF  
C2 = 10nF  
C3 = 10nF  
C4 = 10nF  
C5 = 10nF  
C6 = 10nF  
C7 = 10nF  
C8 = 10nF  
C9 = 10nF  
C10 = 10nF  
C11 = 10nF  
C12 = 10nF  
C13 = 10nF  
C14 = 10nF  
C15 = 10nF  
C16 = 10nF  
C17 = 10nF  
C18 = 10nF  
C19 = 10nF  
C20 = 10nF  
C21 = 10nF  
C22 = 10nF  

---

3 = 1nF  
C24 = 22pF  
C25 = 10nF  
C26 = 33uF tantaal  
C27 = 33uF tantaal  
C28 = 33uF tantaal  
C29 = 10nF  
C30 = 1nF  
C31 = 0,1uF

R1 = 220 ohm  
R2 = 220 ohm  
R3 = 1k  
R4 = 1k  
R5 = 1k  
R6 = 10k  
R7 = 100k  
R8 = 1k8  
R9 = 270  
R10 = 120  
R11 = 330  
R12 = 680  
R13 = 47 ohm  
R14 = open (RF-modulator)  
R15 = open (RF-modulator)  
R16 = 100k ohm  
R17 = 470 ohm  
R18 = 1k ohm  
T1 = BC109B  
T2 = BC179B  
T3 = BC109B  
  
X1 = 16Mhz - 20pF  
RF1 = UM1233 ASTEC  
1 40-pol. IC-socket  
2 24-pol. IC-socket  
1 PC-Board  
Y1 = 5-pol DIN BUS  
Y2 = 5-pol DIN BUS  
J1-9 = vergulde jumpers  
PA1,PC1 = 64 pol. connector male.

**VIDEO CONTROLLER**

Alhoewel de videocontroller bij het opstarten van de ASTER CT-80 automatisch geprogrammeerd wordt door de BOOT-ROM is het prettig te weten hoe dit IC met eenvoudige instructies tot andere display-modes kan worden geprogrammeerd.

De 6845 is een zgn. Video Controller Chip. Alle functies voor het displayen van tekst op een video scherm worden door deze chip verricht. Horizontale en verticale synchronisatie, het besturen van het video-geheugen, het besturen van de karakter-generator etc. etc.

Alle functies zijn onderhevig aan een aantal instructies die via twee poorten in het I/O gebied aan de 6845 worden gegeven.

De eerste poort wordt gebruikt voor het programmeren van de inwendige adresbus van de 6845. De tweede poort wordt gebruikt voor het geven van de data voor het gekozen register.

De poort voor het adresregister is 252 (FC in HEX).

De poort voor het dataregister is 253 (FD in HEX).

Voor het goed toepassen van de mogelijkheden is het noodzakelijk eerst de 6845 Video-controller te beschrijven. Onderstaand volgt een uitgebreide beschrijving van de software mogelijkheden en de functies van de diverse registers in de 6845.

**De 6845 Video-Controller**

In deze informatie wordt slechts de software-zijde van de 6845 Video-controller beschreven. Voor de hardware informatie verwijzen wij u naar het Technical Manual.

De Video-controller is een eigenlijk een microprocessor die geheel toegewijd is aan het displayen van video-informatie. De chip zorgt voor de juiste 'timing' en voor alle synchronisatie signalen. Tegenwoordig met een video-geheugen gedeelte (RAM), een karakter generator (ROM) en een zgn. video-shift register zorgt de controller, geheel los van de Z80 microprocessor, er zelf voor dat ieder karakter op het scherm komt. De Z80 dient er slechts voor te zorgen dat de karakters op de juiste plaats in de video-RAM geplaatst worden.

Hiertoe hebben zowel de 6845 Video Controller als de Z80 toegang tot de video-RAM middels een zgn. multiplexer IC. Een soort 'wissel' die ervoor zorgt dat of de 6845 of de Z80 toegang hebben tot de RAM. In de praktijk is het zo dat de video-RAM altijd door de video-controller wordt aangesproken. Slechts als de Z80 toegang wil tot het video-geheugen dan wordt de multi-plexer omgeschakeld naar de data-bus van de Z80.

Omdat de 6845 een eigen clock-generator heeft, dus los van de Z80 clock, kan het zijn dat bij het omschakelen van de multiplexer de 6845 juist bezig was het video-scherm te 'refreshen'. Dit resulteert dan in een zgn. 'glitch' op het scherm. Dit effect is echter zeer weinig aanwezig en alleen dan als er veel 'scherm-access' wordt gepleegd.

### **De registers**

De 6845 heeft de beschikking over negentien (19) registers. De tabel laat zien op welke adressen (via de register I/O-poort) deze registers zich bevinden en wat voor informatie erin geplaatst wordt.

### **Het Adresregister**

In het adresregister wordt het adres geplaatst van een van de andere 18 registers waarin men schrijven wil. Het adresregister is 5 bit 'breed'.

### **DE HORIZONTALE 'TIMING' REGISTERS R0, R1, R2 en R3..**

Figuur xx laat het zichtbare gedeelte van de video-monitor zien en geeft het referentiepunt voor de horizontale registers weer als de meest linkse karakter-positie. Horizontale registers worden geprogrammeerd in 'karakter-tijd-eenheden' uitgaande van het referentiepunt.

#### **Horizontaal totaal register R0**

Dit 8-bit register bepaalt de horizontale frekwentie van de HS (horizontale synchronisatie). Het hierin geplaatste getal moet bestaan uit het totaal aantal weergegeven karaktertijden plus het totaal aantal niet weergegeven karaktertijden min een. Het register is alleen invulbaar, niet uitleesbaar.

#### **Horizontaal weergegeven register R1**

Dit 8-bit register bepaalt het aantal weergegeven karakters per video-regel. Het register is alleen invulbaar, niet uitleesbaar.

#### **Horizontale synchronisatie positie register R2**

Dit 8-bit register bepaalt de horizontale synchronisatie pulspositie op de horizontale beeldlijn. Het registers is alleen invulbaar, niet uitleesbaar.

#### **Horizontaal synchronisatie pulsbreedte register (HS) R3**

Dit 4-bit brede register bepaald de breedte (lengte) van de Horizontale Synchronisatie puls. Het is misschien niet direkt duidelijk waarom deze breedte geprogrammeerd moet worden. Het is echter zo, dat alle puls lengten programmeerbaar moeten zijn als veelvouden van de karakter clock perioden. Deze perioden kunnen verschillen, afhankelijk van de snelheid van de karakter-clock. Als HS niet programmeerbaar zou zijn zouden bij sommige monitoren synchronisatie problemen kunnen ontstaan.



**VERTIKALE 'TIMING' REGISTERS R4, R5, R6, R7, R8 en R9**

Het referentiepunt voor de verticale registers is het meest bovenaan geplaatste karakter op de eerste 'video-regel'. De verticale registers worden geprogrammeerd in karakter-regel tijden oftewel in beeld-lijn tijd-eenheden. Een karakter regel is in dit verband een horizontale beeldlijn uit het 'gedisplayde' karakter.

**Vertikaal totaal register (R4) en vertikaal totaal afregel register (R5)**

De verticale frekwentie van VS (Vertikale Syncpuls) wordt bepaald door de registers R4 en R5. De uitkomst van de berekening van het aantal lijntijden om precies 50 of 60 Herz beeldsynchronisatie te verkrijgen is meestal een heel getal met enkele cijfers achter de komma.

Het hele getal min een (1) wordt nu geprogrammeerd in het Vertikaal totaal register (R4) terwijl het overblijvende deel (de cijfers achter de komma) in het Vertikaal totaal afregelregister wordt geplaatst (R5).

Register R4 is 7-bit breed en alleen uitleesbaar. Register R5 is 5-bit breed en alleen uitleesbaar.

**Vertikaal Displayed register R6**

Het getal in dit register bepaalt het aantal afgebeelde regels op het videoscherm en wordt geprogrammeerd in karakterregel eenheden. Het register is 7-bit breed en niet uitleesbaar.

**Vertikale Synchronisatie Positie register R7**

Dit register bepaalt de verticale synchronisatie positie met al uitgangspunt het referentiepunt van figuur 9. De programmering geschiedt in karakterregel eenheden.

**Interlace instelling register**

Dit 2-bit brede register bestuurt de raster scan instelling (zie figuur 11). Als bit-0 en bit-1 op 'nul' worden gezet of bit-0 op 'nul' en bit-1 op 'een' (1), dan wordt de niet-geinterlinieerde instelling gekozen (non-interlaced raster scan mode). U kunt kiezen uit twee geinterlinieerde instellingen. Beide instellingen geven 2 'frames' per beeld. Als bit-0 een 'een' (1) heeft terwijl bit-1 een 'nul' (0) krijgt, dan wordt de geinterlinieerde instelling gekozen. Ook wordt deze instelling gekozen als bit-0 en bit-1 beide 'een' (1) zijn. Het register is niet uitleesbaar.

**Maximum aantal beeldlijnen register (R9)**

In dit register plaatst u het aantal beeldlijnen per karakter regel, inclusief de beeldlijnen die het karakter als ruimte meekrijgt. De te programmeren waarde dient verminderd te worden met 'een' (1). Het register is 5-bit breed en niet uitleesbaar.

**ANDERE REGISTERS****Cursor Start register (R10)**

Door middel van dit register bepaalt u hoe en of de cursor verschijnt. Bit-5 is de knipper snelheid controle. Als bit-5 laag is (0) dan is de snelheid 1/16 van de verticale synchronisatie pulsen. Is bit-5 daarentegen hoog (1) dan is de snelheid 1/32 van de verticale sync. pulsen. Bit-6 wordt gebruikt voor het in- of uitschakelen van het knipperen. Bit-6 hoog (1) is de cursor knipperend, bit-6 laag (0) is de cursor stilstaand.

De startpositie van de eerste beeldlijn van de cursor in het karakterveld wordt bepaald door het getal in de laagste vijf bits (bit-0 t/m bit-4). Zie ook figuur 10, dit maakt duidelijk wat de bedoeling van de startpositie is. Tesamen met het **Cursor Einde** register wordt de grootte van de cursor in het karakterveld bepaald. Het register is 7-bit breed en niet uitleesbaar.

**Cursor Einde register (R11)**

In dit register geeft u de eindpositie van de laatste beeldlijn van de cursor in het karakterveld aan. Het register is 5-bit breed en niet uitleesbaar.

**Start Adres Registers (R12, R13)**

Deze registers vormen tesamen het 14-bit brede startadres dat aangeeft welk karakter uit de Video Ram als eerste (dus links boven) op het video-scherm geplaatst zal worden. Dit register bestaat uit een laag adres (R12) van 8-bits breed en een hoog adres (R13) van 6-bits breed. Indien een kleiner formaat video-scherm wordt geprogrammeerd dan de Video RAM groot is, kan men met deze registers een zgn. 'hardware-scroll' toepassen.

**Lichtpen Registers (R16, R17)**

Deze registers vormen tesamen het adres waar de Lichtpen zich op het video-beeld bevindt. Het R16 register geeft de hoogste 8-bits van het adres aan, terwijl R17 de laagste 6 bits van het totaal 14-bits brede adres aangeeft. Het register is alleen uitleesbaar.

**Cursor Registers (R14, R15)**

Dit 14-bit brede register, dat zowel programmeerbaar als uitleesbaar is, geeft de positie van de cursor op het beeld weer. Het register bestaat eigenlijk uit twee aparte registers waarvan R14 de laagste 8-bits voor zijn rekening neemt en R15 de hoogste 6-bits toebedeeld krijgt.

**INTERLINIEREND EN NIET INTERLINIEREND VIDEO DISPLAY MOGELIJKHEDEN**

Figuur 11 illustreert de drie mogelijkheden van weergeven van het videosignaal. De normale synchronisatie mogelijkheid is de zgn. 'non-interlace' d.w.z. niet interlinierend. In deze situatie wordt ieder totaalbeeld 'gerefreshed' in een 50 of 60 Herz snelheid. Ieder beeld wordt een zgn. 'frame' genoemd. De 'frames' worden in even en oneven frames onderverdeeld, welke elkaar afwisselen tijdens het weergeven.

De relatie tussen horizontale en verticale 'timing' resulteert in een verplaatsing van de beeldlijnen in het oneven beeld t.o.v. het even beeld. Als dezelfde informatie in beide beelden wordt geplaatst, dan noemt men deze situatie 'Interlace Sync'. Dit is een mogelijkheid om karakters beter leesbaar te maken.

Indien de even beeldlijnen van een karakter in het even beeld worden weergegeven terwijl de oneven beeldlijnen van een karakter in het oneven beeld worden geplaatst, dan noemt men dit 'Interlace Video en Sync.' Deze laatste methode geeft de mogelijkheid om het dubbele aantal karakters op het videoscherm weer te geven. De toegepaste monitor behoeft echter geen grotere bandbreedte te bezitten. Het nadeel van de zgn. interlaced modes is dat er een trillend beeld ontstaat zoals men dat van een normale TV gewend is. Er kunnen in deze situatie wel tot 4000 karakters op het videoscherm geplaatst worden.

Voor het programmeren in deze zgn. interlaced modes dient men echter de volgende regels in acht te nemen:

1. Het totaal aantal karakters op een video regel moet een even getal zijn. De waarde in register R0 wordt dus oneven.
2. Bij het toepassen van Interlace Sync en Video moet het aantal beeldlijnen een even getal zijn. De waarde in register R9 wordt dus oneven.
3. Bij het toepassen van Interlace Sync en Video moet het aantal beeldregels (karakter regels) een even aantal zijn. De waarde in register R6 moet anderhalf maal de normale waarde zijn.
4. Bij het toepassen van Interlace Sync en Video moeten de cursor start en cursor eind registers beide even of oneven ingevuld zijn (R10 en R11).

**DE LICHTPEN**

De werking van de lichtpen is eigenlijk erg eenvoudig. Nadat de lichtpen op het videoscherm is geplaatst wordt een puls opgewekt als de lichtpen getroffen wordt door het licht van een beeldlijn. Dit kan variëren bij het toepassen van diverse typen lichtpennen.

Op deze puls wordt de waarde van de adres-teller van de 6845 ingeklokt in de lichtpenregisters R16 en R17. Het kan zijn dat de lichtpen een trage reactie heeft. Door software kan deze eventueel tragere reactie worden gecorrigeerd. In het algemeen kan men de volgende stelregel hanteren: Hoe duurder de lichtpen, hoe beter en betrouwbaarder de werking.

**AANWIJZINGEN VOOR HET PROGRAMMEREN**

**Initialiseren** - De registers R0 t/m R15 moeten geïnitieerd worden direct na het inschakelen van het systeem. Bij de ASTER CT-80 worden deze registers direct gevuld vanuit een tabel die in de BOOT-ROM is opgenomen. Dit gebeurt afhankelijk van welke toepassing gekozen wordt. Bij de TRS-80 mode wordt de video-processor zodanig geprogrammeerd dat een beeld ontstaat van 16 regels met 64 karakters. Het omschakelen tussen 64 en 32 karakters wordt door de TRS-80 ROM's in software gedaan.

Indien bij het initialiseren voor de CP/M mode gekozen wordt, dan zal de video-processor geprogrammeerd worden tot een beeld van 25 regels met 80 karakters. Aktueel worden in CP/M programma's meestal maar 24 regels toegepast. Bij het zelf programmeren is het echter prettig om een 25e regel als bijvoorbeeld een status-regel toe te passen. Ook sommige Tekstverwerkende programma's werken prettiger indien een 25e regel beschikbaar is.

Wanneer men het Viditel/Vieuwdata of Bildschirmtekst formaat wil toepassen dan wordt meestal opgestart of vanuit NEWDOS (TRS-80 mode) of vanuit CP/M. Het programmeren van de video-processor is dan een deel van het Viditel programma. In het Viditel formaat heeft men de beschikking over 25 regels van 40 letters, beeldvullend.

Viditel zelf gebruikt 24 regels, de 25e regel wordt gebruikt als status-regel. Als men pagina's wil uitprinten, op disk plaatsen of van disk wil terugroepen dan worden de benodigde DOS meldingen op de 25e regel geplaatst.

**Afmetingen van de karakters**

De hardware in de ASTER CT-80 voorziet in het afbeelden van de karakters in twee beeldgrootten. Voor de 16 x 32 en voor de 25 x 40 beeldscherm formaten wordt het video-karakter tweemaal zo breed. De 16 x 64 en de 25 x 80 beeldformaten maken gebruik van dezelfde karaktergrootte. Dit resulteert in een kleinere beeld afmeting bij de TRS-80 mode. De CP/M mode (25 x 80) is evenals de Viditel mode beeldvullend.

**Hardware "scrollen"**

Het rollen van het beeld naar boven of naar beneden is normaal gesproken een functie van de TRS-80 BASIC ROM's of van de CP/M video display routines.

U kunt echter met gebruikmaking van de registers R12 en R13 door de Video Ram 'heenbladeren'. In deze registers staat namelijk welke geheugen lokatie uit deze RAM als eerste (dus linksboven) op het beeld geplaatst wordt. De Video RAM is 2Kbyte groot; in de TRS80 mode echter is slechts 1Kbyte ervan rechtstreeks bereikbaar. Dit heeft te maken met de interne organisatie bij het schakelen van de TRS-80 mode en de CP/M mode. Het is mogelijk om in bepaalde gevallen gebruik te maken van deze andere helft van de RAM. Zie hiervoor onder MEMORY MAP.

**HET PROGRAMMEREN VAN DE VIDEO PROCESSOR IN BASIC**

Voor het veranderen van de waarden in de Video Processor heeft men geen machinetaal programmeur te zijn. Via een eenvoudig BASIC programma kan men de diverse registers zeer eenvoudig vullen met andere waarden. Probeer u het maar eens. Als u over het resultaat niet tevreden bent dan is het enige wat u hoeft te doen op de beide reset-toetsen te drukken. De BOOT ROM zorgt er dan wel weer voor dat uw beeld weer een normale afmeting krijgt. Let wel op: uw eventuele programma is natuurlijk ook verdwenen. Werkt u met cassette, SAVE het dan eerst even. Werkt u met disk, zorg ervoor dat u het even naar de diskette heeft weggeschreven.

**Basic Programma voor beeldformaat 16 x 64**

```
10 DATA 0,113,1,64,2,75,3,0,4,25,5,0,6,16,7,21
20 DATA 8,0,9,11,10,32,11,11,12,0,13,0,14,0,15,0
30 FOR X=1 TO 15
40 READ A:READ B
50 OUT 252,A
60 OUT 253,B
70 NEXT X
```

Als we het programma regel voor regel doorlopen wordt al snel duidelijk hoe de werking is. In regel 10 en 20 staat de informatie welk register geprogrammeerd moet worden en welke data erin moet. De '0' in regel tien is dus het eerste register R0. Het getal 113 er direkt opvolgend is de data die in register R0 geplaatst zal worden. In regel 30 wordt een FOR-NEXT LOOP gemaakt, terwijl in regel 40 het registernummer en de te programmeren waarde wordt gelezen. In regel 50 wordt het adresregister geprogrammeerd met het juiste register adres. In regel 60 wordt het register ingevuld met de juiste data. Regel 70 laat de FOR NEXT LOOP weer doorlopen totdat alle registers geprogrammeerd zijn.

Probeer u maar eens de waarden in de dataregels enigzins te wijzigen en kijk hoe het effect u bevalt. U weet, het enige dat kan gebeuren is dat u uw ASTER CT-80 misschien moet resetten omdat u uw videoscherm niet meer kunt lezen. Maar dat is niet zo'n ramp, al doende leert men.

**Basic Programma voor beeldformaat 25 x 80**

```
10 DATA 0,113,1,80,2,90,3,13,4,25,5,0,6,24,7,24
20 DATA 8,0,9,11,10,96,11,11,12,0,13,0,14,0,15,0
30 FOR X=1 TO 15
40 READ A:READ B
50 OUT 252,A
60 OUT 253,B
70 NEXT X
```

Het programma werkt exact hetzelfde als dat voor het 16 x 64 beeldformaat.

Hoewel reeds eerder opgemerkt is dat het programmeren van een regellengte van 80 letters eigenlijk niet mogelijk is in de TRS-80 mode, kan bij bepaalde toepassingen wel eens een andere regellengte worden toegepast. U moet er alleen rekening mee houden dat het totaal aantal af te beelden karakters nooit meer zal zijn dan 1024 karakters. Dit wordt veroorzaakt door het feit dat de Video RAM in de TRS-80 Mode niet 'groter' kan zijn dan '1024 in verband met het feit dat direkt na het

VIDEO 16

Video RAM in de TRS-80 Memory Map zich het normale RAM geheugen bevind met o.a. de diverse driver adressen voor printer, keyboard, video etc. Hoe graag de ontwerpers van de ASTER CT-80 dit ook wilden, voorop stond totale compatibility met ook de TRS-80. Vandaar dat deze beperking opgelegd wordt door het vanuit software gezien totaal gelijk zijn aan de TRS-80 als de TRS-80 mode gekozen wordt.

U kunt bijvoorbeeld een regellengte van 80 karakters programmeren bij 12 regels hoog. U houdt dan nog een regel over van 64 letters. Het leuke daarbij is dat BASIC Statements zoals PRINT AT en PRINT TAB nog steeds werken en ook op de juist plaats de te printen informatie neerzetten.

## **MEMORY BOARD**

### **INHOUD**

	<b>Beschrijving</b> .....	<b>07-02/07-04</b>
<b>Schema</b> .....		<b>07-05</b>
<b>Komponenten opstelling</b> .....		<b>07-06</b>
<b>Komponentenlijst</b> .....		<b>07-07</b>

**MEMORY BOARD**

Het memory-board bevat de - eventuele - BASIC-ROM's (respectievelijk EPROM's), de Dynamische RAM's, de Boot-ROM en de adres-decodering voor de programmeerbare MEMORY-MAP.

Doordat de MEMORY-MAP in de ASTER CT-80 instelbaar is kunnen alle geheugen-elementen over een zeer groot gebied in het geheugen verplaatst en geplaatst worden.

Hieronder vallen ook alle zgn. Memory-Mapped devices als Keyboard, Video-geheugen, Disk-controller en Printer-Interface (bij printer-interface wordt alleen het adres in het geheugen verplaatst, het aanspreken via I/O wordt niet veranderd)

Het board bevat enkele poorten (latches) waarin de benodigde MEMORY-MAP indeling wordt geprogrammeerd. Afhankelijk van een ook toegepaste MAP-ROM (een kleine ROM die voor een deel der adres-decodering zorgt) zullen de diverse geheugen elementen in de Memory Map worden geplaatst.

Het board is zodanig ontworpen dat d.m.v. jumpers instelbaar is of een RAM-geheugen configuratie van 16Kbyte of een RAM-geheugen configuratie van 64Kbyte toegepast wordt.

**Het board is te onderscheiden in de volgende secties:**

- Het ROM-geheugen (Read Only Memory)
- Het RAM-geheugen (Random Acces Memory)
- De adres-decodering
- de Data-, Adres- en Controlbus-buffers.

**Het ROM-geheugen**

Het ROM-geheugen is te onderscheiden in twee gedeelten. Het eerste deel is Z3, een 2Kilobyte bij 8-bit EPROM waarin onder meer de opstart-procedure van de ASTER CT-80 geprogrammeerd is. Deze EPROM is in ieder geval noodzakelijk voor het funktionieren van de computer.

Bij het opstarten van de ASTER CT-80 zorgen de Boot-Routines in deze ROM voor het programmeren van de Video-Processor, het indelen van de Memory Map en het lezen van de eerste sector van een diskette van een (eventueel) aangesloten diskdrive.

De software in deze sector is bepalend voor de uiteindelijke Video- en Memory-Map indeling.

De ROM is op drie gebieden in het geheugen te plaatsen. Van 0000 tot 0800, bij het opstarten; van 3000 tot 3800 tijdens TRS-80 mode en van EC00 tot F400 voor CP/M en Viditel toepassingen. Zie hiervoor beschrijving MEMORY MAP.

Het tweede gedeelte ROM-geheugen wordt (eventueel) gevormd door Z1 en Z2. Op deze plaatsen kan de originele TRS-80 Level II ROM-set geplaatst worden of een 8K bij 8-bit en 4K bij 8-bit EPROM van het type 2564 (8Kx8) en 2532 (4Kx8). Als gekozen wordt voor EPROM's, dan kunnen deze direct worden geplaatst. Indien de originele Level II ROM's worden toegepast dan dienen de aansluitingen 1, 2, 27 en 28 van het IC-socket Z1 te worden vrijgelaten, zodat pin 3 van het IC-socket overeenkomt met pin 1 van de ROM. Een EPROM van dit type heeft namelijk 4 pinnen meer in verband met de programmeer procedure. Deze 4 pinnen zijn echt "extra" aangebracht zodat de fysieke pin-plaatsing verder identiek is aan de ROM's. Bij het toepassen van originele TRS-80 Level II ROM's dient tussen pin 20 en pin 21 van Z2 een verbinding gemaakt te worden en moet de originele aansluiting naar pin 21 van Z2 verbroken te worden.

**LET OPI** De verbindingen zijn volgens militaire specificaties uitgevoerd, echter zodanig smal dat bijzonder voorzichtig te werk moet worden gegaan. Gebruik hiervoor liefst een fijn snijmesje en zorg dat u niet kunt uitschieten.!



**Het RAM-geheugen**

Het RAM-geheugen kan bestaan uit 8 stuks 16Kbyte geheugen-IC's of uit 8 stuks 64Kbyte geheugen-IC's. Respectievelijk de typen 4116 en 4164.

Indien u de ASTER CT-80 als compleet apparaat kocht, dan is deze uitgerust met 64K aan geheugen capaciteit.

Bij het toepassen van een 16K geheugen capaciteit dient tevens de negatieve voedingsspanning van -12 volt aanwezig te zijn. Deze wordt op het Memory-Board getransformeerd naar -5 volt. Voor het toepassen van 64K geheugen is geen negatieve spanning noodzakelijk.

**LET OP: Als u van een 16K configuratie wilt overschakelen naar een 64K configuratie dan dienen enkele jumpers verplaatst te worden en in totaal 8 condensatoren te worden verwijderd. Het niet juist uitvoeren van deze operatie resulteert in de vernietiging van de 64K geheugen IC's.**

Bij het aanwezig zijn van 64K geheugen IC's mogen de condensatoren C44, C45, C46, C47, C48, C49, C50 en C51 niet aanwezig zijn!

Tevens behoeven de spanningsregelaar T1 en de condensatoren C3, C7 en C8 niet aanwezig te zijn.

Jumpers J3 en J4 mogen niet aanwezig zijn, terwijl Jumpers J1 en J2 in stand "a" moeten staan.

Ter verduidelijking, als u de geheugenkaart zo voor u neer legt dat u rechts bovenaan het woord "MEMORYBOARD" kunt lezen dan is de "a"-stand van de jumpers het verst van u af. De "b"-stand is het dichtst bij u.

De adres-multiplexer gevormd door de IC's Z4 en Z5 maakt gebruik van het signaal MUX (pin 28c) dat door het processorboard wordt opgewekt.

De voor dynamische RAM's benodigde besturings signalen CAS (pin 27c) en RAS (pin 28a) worden ook door het processorboard opgewekt.

**De adres-decodering**

Het grootste gedeelte van de Memory-Mapping van de ASTER CT-80 vindt plaats op het memory-board. Via drie bits in het I/O bereik (op poort FE in HEX) wordt in een register (Z26) de code geplaatst voor de geheugen indeling (zie tabel).

Door de IC's Z16, Z17, Z18, Z20, Z21, Z22 en Z25 wordt de uiteindelijke adres-selectie verzorgt. Z21 is een speciaal geprogrammeerde geheugen ROM. Deze ROM dient als adres-selector en neemt de functie over van een groter aantal IC's.

Deze IC's wekken ook de diverse besturings-signalen op zoals OE (pin 27a), VIDEO (pin 31a) en KBRD (pin 24c).

**Data-, Adres- en Controlbus-buffers**

Alle signalen die het board binnen-komen en verlaten worden extra gebufferd om de betrouwbaarheid te verhogen. Hiervoor worden de volgende IC's toegepast:

Voor data-bus buffering Z23 en Z24. Voor adres-bus buffering Z6 en Z7. Voor Controlbus buffering Z17, Z19 en Z27.

Bij een BUSRQ (Bus-request) signaal worden alle door de processor bestuurd uitgangen in TRI-STATE situatie gebracht, behalve:

- CLOCK, pin 18c
- SYSRESET, pin 30a
- I/O (FC-FF), pin 30c
- BUSAK, pin 21c

Uiteraard blijft de RESET ingang functioneren.

Tevens worden op het processor-board de signalen opgewekt welke nodig zijn voor het multiplexen van de dynamische RAM's. Dit zijn de signalen:

- MREQ, pin 31c
- MUX, pin 28c
- CAS, pin 27c
- RAS (MEMRQ), pin 28a

#### Timing van multiplex signalen

**ONDERDELENLIJST MEMORY BOARD ASTER CT-80**

Z1 = 8K BASIC ROM	C1 = 22pF Cer.	R1 = 33 ohm
Z2 = 4K BASIC ROM	C2 = 0,1uF MKM	R2 = 33 ohm
Z3 = 2716 (BootROM)	C3 = 0,1uF MKM	R3 = 33
Z4 = 74LS157	C4 = 0,1uF MKM	R4 = 33
Z5 = 74LS157	C5 = 33uF Tantaal	R5 = 33
Z6 = 74LS244	C6 = 33uF Tantaal	R6 = 33
Z7 = 74LS244	C7 = 33uF Tantaal	R7 = 33
Z8 = 4164 / 4116	C8 = 0,1uF MKM	R8 = 33
Z9 = 4164 / 4116	C9 = 10nF	R9 = 33
Z10 = 4164 / 4116	C10 = 10nF	R10 = 33
Z11 = 4164 / 4116	C11 = 10nF	R11 = 33
Z12 = 4164 / 4116	C12 = 10nF	R12 = 4k7
Z13 = 4164 / 4116	C13 = 10nF	R13 = 4k7
Z14 = 4164 / 4116	C14 = 10nF	R14 = 4k7
Z15 = 4164 / 4116	C15 = 10nF	R15 = 1k
Z16 = 74LS20	C16 = 10nF	R16 = 1k
Z17 = 74LS32	C17 = 10nF	R17 = 1k
Z18 = 74LS30	C18 = 10nF	R18 = 1k
Z19 = 74LS04	C19 = 10nF	R19 = 1k
Z20 = 74LS22	C20 = 10nF	R20 = 1k
Z21 = MAP ROM M1	C21 = 10nF	R21 = 1k
Z22 = 74159	C22 = 10nF	R22 = 1k
Z23 = 74LS244	C23 = 10nF	R23 = 1k
Z24 = 74LS244	C24 = 10nF	R24 = 1k
Z25 = 74LS156	C25 = 10nF	R25 = vervallen
Z26 = 74LS175	C26 = 10nF	R26 = 1k
Z27 = 74LS367	C27 = 10nF	R27 = 1k
Z28 = 79L05	C28 = 10nF	R28 = 1k
Z28 alleen noodzakelijk voor 16K RAMS	C29 = 10nF	R29 = 1k
	C30 = 10nF	R30 = 1k
	C31 = 10nF	R31 = 1k
	C32 = 10nF	
	C33 = 10nF	<i>R27,28,29</i>
	C34 = 10nF	<i>alleen mon-</i>
	C35 = 10nF	<i>teren als</i>
	C36 = 10nF	<i>MAP ROM open</i>
	C37 = 10nF	<i>collector is</i>
	C38 = 10nF	
	C39 = 10nF	<i>1 28-pol. IC-socket</i>
	C40 = 10nF	<i>2 24-pol. IC-socket</i>
	C41 = 10nF	<i>1 PC-board 8208101</i>
	C42 = 10nF	<i>J-1-4 = vergulde jumpers</i>
	C43 = 10nF	<i>PA1, PC1 = 64-pol. conn. male.</i>
	C44 = 10nF	
	C45 = 10nF	
	C46 = 10nF	<i>C44 t/m C51 alleen monteren bij</i>
	C47 = 10nF	<i>het toepassen van 16Kbyte</i>
	C48 = 10nF	<i>geheugen chips (4116).</i>
	C49 = 10nF	<i>Het toepassen van deze</i>
	C50 = 10nF	<i>condensatoren bij 64Kbyte chips</i>
	C51 = 10nF	<i>zal deze IC's vernietigen!</i>

**CASSETTE/KEYBOARD  
INTERFACE  
EN  
KEYBOARD**

**INHOUD**

Beschrijving Cass.Keyboard Int. ....	08-02/08-04
Beschrijving Keyboard .....	08-04
Schema Cass.Keyboard Int. ....	08-05
Komponenten opstelling Cass.Keyboard Int. ....	08-06
Komponentenlijst Cass.Keyboard Int .....	08-07
Schema Keyboard .....	08-08
Komponenten opstelling Keyboard .....	08-08
Komponentenlijst Keyboard .....	08-09

**CASSETTE/KEYBOARD INTERFACE en KEYBOARD**

De Cassette/Keyboard Interface bevat de logika voor:

- de TRS-80 cassette input/output
- de BASICODE cassette input/output
- de besturing voor Motor-control van de cassette-recorder(s)
- geluids-uitgang met 1 Watt versterker
- ruimte voor eventuele Keyboard-interrupt toepassingen
- drivers en buffers voor keyboard en keyboard interface
- adres-decodering voor keyboard en cassette
- 32/64 karakter-mode van Video scherm
- BUS-terminatie

Het Keyboard bevat de logika voor het juist toepassen van:

- Alpha-lock
- Numeriek toetsenbord

De in- en uitgangen van de cassette aansluiting voor TRS-80 en BASICODE zijn gerealiseerd door middel van twee DIN connectors. Op het board kunnen maximaal twee cassetterecorders worden aangesloten waarop zowel kan worden geschreven als van kan worden gelezen. De aandrijfmotoren van beide recorders kunnen via het board in- en uitgeschakeld worden onder software besturing. In de standaard geleverde versie is het board voorzien van componenten voor het aansturen van 1 cassetterecorder. Op verzoek kan (tegen meerprijs) het board geleverd worden met componenten voor het aansturen van 2 cassetterecorders.

Het in- en uitschakel signaal voor de motor-besturing vindt plaats via bit-2 van OUTPUT POORT 255. Als dit bit 1 is wordt de motor van de aangesloten cassetterecorder gestart.

Indien gebruik gemaakt wordt van twee recorders en de daartoe benodigde componenten zijn op het board aanwezig, dan wordt via bit-0 van geheugenlokatie 37E4 geschakeld tussen de twee recorders. Een nul (0) op deze lokatie betekent dat de eerste recorder zal worden aangesproken. Een een (1) op deze lokatie betekent dat de tweede recorder in functie is.

Recorder nr.1 wordt aangesloten via DIN-connector P3, die zich het dichtst bij de keyboard-aansluiting bevindt, de tweede recorder via P4.

De IC's en logika die deze functies mogelijk maken zijn:  
SW1, SW2, Z3, Z4 en Z5.

*Koppelen v.d. Aster*

Het geluids-signaal wordt afgenomen van het uitgaande signaal van de cassette-recorder. Hiervoor is gekozen om onder meer compatible te zijn met verkrijgbare (spel)software voor de TRS-80 die via de cassette-poort geluidseffekten kan creëren. Een luidspreker kan direkt worden aangesloten aan de uitgang P5. De uitgang P5 bestaat uit twee (2) soldeer-eilanden direkt naast de DIN-connector voor de 2e cassette recorder.

Ook kan deze uitgang gebruikt worden om een of meer ASTER CT-80 computers op een zeer voordelige wijze met elkaar te koppelen, zonder dat hiervoor dure "schakel-stations" nodig zijn zoals voor andere merken wordt aangeboden.

De versterkte uitgang P5 wordt dan direkt aangesloten op de cassetterecorder ingang van de andere ASTER CT-80 microcomputer(s). Een ASTER CT-80 kan zodoende als "HOST" fungeren en programma's doorgeven aan andere ASTER's in het netwerk.

De logika voor de versterker is opgebouwd met IC Z2, R13, R14, R60, R61, C6, C7, C8 en C9. Voor de weerstands combinatie R61/R62 kan eventueel een externe potentio-meter worden opgenomen. Hiermee kan dan het volume geregeld worden.

De ingang waarop de uitgang van de cassette recorder wordt aangesloten is zodanig opgezet dat zowel TRS-80 cassette signalen als BASICODE signalen kunnen worden verwerkt. Om de hoogste eisen aan deze ingang te kunnen stellen werd een circuit ontworpen dat stoorpulsen discrimineert

en dat het aangeboden volume zodanig regelt dat aan de verderde logika altijd een signaal wordt aangeboden van gelijke sterkte en gelijke kwaliteit. Het circuit waarmee dit wordt gedaan bestaat uit de componenten Z1, Z4, Z14, T1, T2, D1, D2, D3, D4, D9, C1, C2, C3, C4, C5, C12, R1, R2, R3, R4, R5, R6, R7, R8, R9, R10, R11, R12, R28, R29, R30, R31, R34, R62, R63, R64, R65 en R67.

Z1 en Z2 versterken het inkomend signaal tot een bepaalde waarde. Aan de uitgangen gvan deze versterkers ontstaat hetzelfde signaal, echter ten opzichte van elkaar in tegenfase. Deze signalen worden gebruikt om het TRS-80 compatible cassette signaal via het instellen van een der versterkers van Z1 via T1 (die het signaal op TTL niveau brengt) aan Z4 aan te bieden. De instelling van deze versterker is afhankelijk van het aangeboden volume. Het inkomend cassette-sig-naal wordt op bit-7 aan de computer aangeboden.

Het signaal voor BASICODE wordt via een andere weg naar een nul-doorgangs detector gestuurd. Deze nul-doorgangs detector wordt gevolgd door T2 die het uitgangs-sig-naal op de juiste waarde brengt. Het inkomende BASICODE signaal wordt op bit-4 aan de computer aangeboden.

In TRS-80 mode is de wijze waarop het keyboard uitgelezen wordt volgens het zgn. "polling"-principe. Hierbij moet het toetsenbord iedere keer weer opnieuw worden afge-"scanned" om te kijken of een toets werd ingedrukt.

Bij het ontwerp van de ASTER CT-80 werd echter ook rekening gehouden met de mogelijkheid van een zgn. "Interrupted" keyboard-mode. Dit werkt met "interrupt-mode-2" van de Z80 microprocessor. Hiervoor is het nodig een Vector op te geven aan het keyboard. Deze Vector moet worden teruggegeven aan de processor als deze erom vraagt. De Vector wordt opgegeven door te schrijven naar geheugenlokatie waar het toetsenbord zich bevindt. Met bit-3 van poort FF wordt de interrupt van het toetsenbord in- dan wel uit-geschakeld.

De hierbij betrokken IC's zijn Z15, Z16 en Z17. Deze IC's zijn niet standaard op de Cassette/Keyboard interface aanwezig.

Zoals bij de bespreking van het Videoboard aangegeven is het mogelijk om d.m.v. een OUT-instructie het Video-scherm om te schakelen tussen 32/40 en 64/80 karakters. In verband met plaatsgebrek op het Videoboard en de intentie om toch 100% compatible te blijven met TRS-80 software werd op de Cassette/Keyboard interface een latch opgenomen waarin de stand van deze video-functie kan worden getest.

Tevens is op de Cassette/Keyboard interface plaats gereserveerd voor een gedeeltelijke zgn. BUS-terminatie. Door middel van het plaatsen van weerstanden vanaf bepaalde bus-lijnen naar plus (+) of Ground (0) kan de desbetreffende lijn meer immuun gemaakt worden voor het zgn. "ringing"-effect.

De bus-lijnen waarop "terminatie" kan worden toegepast zijn:

- Alle datalijnen, - Alle adreslijnen,

Bij toepassingen waar geen Cassette/Keyboard interface wordt gebruikt (apparatuurbesturing etc.) kan een losse terminator-print worden besteld. Met deze print kan de terminatie-functie op alle lijnen worden ingesteld. Deze print verzorgt de zgn. "aktieve-terminatie". Dat wil zeggen dat de mate van koppeling aan positieve spanning of aan de Ground van het systeem bepaald wordt door de instelling van een transistor schakeling. Hiermee wordt het niveau van de terminatie exact ingesteld.

De adres-decodering voor het keyboard en de cassette interface wordt gerealiseerd door middel van de volgende signalen: Adreslijnen A0 t/m A10, IO (FC-FF), OE en het signaal KBRD. Via de IC's Z7, Z8, Z12, Z13 en Z18 vindt deze decodering plaats.

Een aparte decodering is aanwezig om de interrupt-vector op de BUS te plaatsen.

De buffering van de in- en uitgaande lijnen naar de Systeem BUS wordt verzorgd door middel van de IC's Z6, Z8, Z12, Z18 en Z19, teneinde een zo laag mogelijke belasting op deze BUS te verkrijgen. Hierdoor wordt de bus met maximaal een (1) TTL-ingang per lijn belast.

De uitgaande lijnen naar het Keyboard worden gebufferd door de IC's Z10 en Z11, de ingaande lijnen door Z9.

### **De Keyboard-print**

Teneinde ervoor te zorgen dat de - normaal parallel geschakelde - toetsen van het numeriek toetsenbord niet reageren indien de SHIFT wordt ingedrukt, is dit deel van het toetsenbord losgekoppeld van het hoofd-toetsenbord door middel van de logika rond de IC's Z6, Z7, Z8 en Z9. Door deze logika wordt bewerkstelligd dat bij het indrukken van een toets op een het numerieke toetsenbord het grote toetsenbord wordt uitgeschakeld. Een eventueel ingedrukte SHIFT-toets heeft dus op het numerieke toetsenbord geen effect.

Deze functie wordt bereikt, door gebruik te maken van de scan-routine van de BASIC-Roms of van de scan-routine van het CP/M programma. Slechts bij software die niet het gehele toetsenbord afvraagt (bij bijvoorbeeld spelletjes waar alleen naar een enkele toets wordt "gekeken") kan het zijn dat deze wijze van functioneren niet opgaat. Het numeriek toetsenbord mag dan niet voor deze spelletjes worden gebruikt. Mocht onverhoopt toch een toets op dit numerieke toetsenbord worden ingedrukt, dan kan het grote toetsenbord weer worden ingeschakeld door het indrukken van de rechter reset-toets.

De computer wordt dan niet gereset, maar alleen het keyboard. Het indrukken van deze enkele reset-toets beïnvloedt de software in het geheel niet.

De extra toetsen op het grote toetsenbord en op het numerieke toetsenbord zijn wel opgenomen in de matrix, genereren dus wel codes, worden echter niet in de TRS-80 mode gebruikt. De toetsen op het numeriek toetsenbord genereren zelf geen codes maar moeten bewust worden "afgevraagd". De toetsen direkt onder de ENTER-toets, de DEL toets, de toets links van de CLEAR-toets en de toets direkt naast de "pijl-links" toets behoren niet tot de normale TRS-80 codes. Deze toetsen worden toegepast in CP/M. Onder TRS-80 mode kan er programmatuur zijn die op een vreemde wijze op deze toetsen reageert.

De op het toetsenbord aangebrachte CTRL (control) toets wordt door de software aangetroffen op de plaats in de matrix die door veel programma's (waaronder Electric Pencil) aanbevolen is voor het monteren van een extra Control-toets. De toetsen REP (repeteer), PRINT (graphics) en ESC (Escape) functioneren onder CP/M zoals aangeduid.

Zie verder de beschrijving van het CP/M programma.

Op het toetsenbord is tevens een zgn. ALPH-LOCK toets aangebracht. Deze toets is mechanisch van een "houd"-stand voorzien. Als deze toets wordt ingedrukt, zal op het toetsenbord tevens een LED (Light Emitting Diode) oplichten, ten teken dat de functie werd ingeschakeld. Alle alpha-toetsen (dus A-Z) worden nu als hoofdletters gezien. De functie wordt opgewekt door een schakeling rond de IC's Z1, Z2, Z3, Z4, Z5 Z6 en Z10. Een gedeelte van deze logika detecteert dat een ALPHA-karakter op het toetsenbord wordt uitgelezen. Deze informatie wordt onthouden door middel van de latch in IC Z6. Bij het uitlezen van de SHIFT-toets wordt het ingedrukt zijn van deze SHIFT-toets gesimuleerd.

Via een 34-polige flatcable worden de signalen overgebracht van toetsenbord naar de Cassette/Keyboard interface.

CK 5

**ONDERDELENLIJST CASS/KEYBOARD CT-80**

Z1 = TL084  
 Z2 = LM386  
 Z3 = 75452  
 Z4 = 74LS74  
 Z5 = 74LS174  
 Z6 = 74LS244  
 Z7 = 74LS133  
 Z8 = 74LS245  
 Z9 = 74LS240  
 Z10 = 74LS38  
 Z11 = 74LS05  
 Z12 = 74LS32  
 Z13 = 74LS10  
 Z14 = 74LS368  
 Z15 = 74LS74  
 Z16 = 74LS299  
 Z17 = 74LS30  
 Z18 = 74LS240  
 Z19 = 74LS08

CO1 = 10nF MKM  
 CO2 = 10nF MKM  
 CO3 = 10nF MKM  
 CO4 = 10nF MKM  
 CO5 = 10nF MKM  
 CO6 = 10nF MKM  
 CO7 = 10nF MKM  
 CO8 = 10nF MKM  
 CO9 = 10nF MKM  
 CO10 = 10nF MKM  
 CO11 = 10nF MKM  
 CO12 = 10nF MKM  
 CO13 = 10nF MKM  
 CO14 = 10nF MKM  
 CO15 = 10nF MKM  
 CO16 = 10nF MKM  
 CO17 = 10nF MKM  
 CO18 = 10nF MKM  
 CO19 = 10nF MKM  
 CO20 = 10nF MKM

C1 = 1,5nF MKM  
 C2 = 1,5nF MKM  
 C3 = 1,5nF MKM  
 C4 = 150 pF CER  
 C5 = 1uF 25V. Tantaal  
 C6 = vervallen  
 C7 = 0,1uF MKM  
 C8 = 100u - 250uF Elco  
 C9 = 47nF MKM  
 C10 = 10nF MKM  
 C11 = 10nF MKM  
 C12 = 10nF MKM

C13 = 10nF MKM  
 C14 = 10nF MKM  
 C15 = 10nF MKM  
 C16 = 33uF Tantaal  
 C17 = 33uF Tantaal  
 C18 = 33uF Tantaal

R1 = 47K  
 R2 = 10k  
 R3 = 10k  
 R4 = 1M ohm  
 R5 = 4k7  
 R6 = 22k  
 R7 = 47k  
 R8 = 470k  
 R9 = 10M  
 R10 = 4k7  
 R11 = 4k7  
 R12 = 470  
 R13 = 1k2 ohm  
 R14 = 10 ohm  
 R15 = 1k2 ohm

R16 = 6k8  
 R17 = 6k8  
 R18 = 220k  
 R19 = vervallen  
 R20 = vervallen  
 R21 = vervallen  
 R22 = vervallen  
 R23 = vervallen  
 R24 = vervallen  
 R25 = 4k7  
 R26 = vervallen  
 R27 = 180 ohm  
 R28 = 1M5  
 R29 = 4k7  
 R30 = 4k7  
 R31 = 470  
 R32 = 470  
 R33 = 1k  
 R34 = 10k  
 R35 = 3k3  
 R36 = 10k !!  
 R37 = 10k !!  
 R38 = 10k !!  
 R39 = 10k !!  
 R40 = 10k !!  
 R41 = 10k !!  
 R42 = 10k !!  
 R43 = 10k !!  
 R44 = 10k !!  
 R45 = 10k !!  
 R46 = 10k !!

R47 = 10k !!  
 R48 = 10k !!  
 R49 = 10k !!  
 R50 = 10k !!  
 R51 = 10k !!  
 R52 = 10k !!  
 R53 = 10k !!  
 R54 = 10k !!  
 R55 = 10k !!  
 R56 = 10k !!  
 R57 = 10k !!  
 R58 = 10k !!  
 R59 = 10k !!  
 R60 = 1k  
 R61 = 10k  
 R62 = 220  
 R63 = 8k ohm  
 R64 = 6k8  
 R65 = 56k  
 R66 = 56k  
 R67 = 15k

**!! = Buserminatie**

D1 = 1N4148  
 D2 = 1N4148  
 D3 = 1N4148  
 D4 = 1N4148  
 D5 = 1N4148  
 D6 = 75V Zener  
 D7 = 75V Zener  
 D8 = 1N4148  
 D9 = 1N4148  
 D10 = 1N4148

P2 = 34-pol. pin connector  
 P3 = 5-pol. din bus haaks  
 P4 = 5-pol. din bus haaks  
 P5 = 2 x soldeerstift O.I.D.  
 P1A,P1C = 64-pol. connector male  
 P2 = 34-pol. pin connector  
 P3 = 5-pol. din bus haaks  
 P4 = 5-pol. din bus haaks  
 P5 = 2 x soldeerstift O.I.D.  
 1 PC-board

TR1 = BC109B  
 TR2 = BC109B  
 SW1 = Dilreedrelais bv Hamlin HE 721A05-10  
 SW2 = Dil Rel.dubbel om  
 SW3 = Dil Rel.dubbel om

207



# **DISK HOST / PRINTER INTERFACE**

## **INHOUD**

Beschrijving .....	09-02/09-03
Schema .....	09-04
Komponenten opstelling .....	09-05
Komponentenlijst .....	09-06

**ONDERDELENLIJST DISK HOST PRINTERINTERFACE ASTER CT-80**

Z1 = 74LS90  
Z2 = 74LS390  
Z3 = 74LS390  
Z4 = 74LS74  
Z5 = 7416  
Z6 = 74LS367  
Z7 = 74LS244  
Z8 = 74LS244  
Z9 = 74LS123  
Z10 = 74LS245  
Z11 = 74LS24  
Z12 = 74LS273

C1 = 10nF MKM  
C2 = 10nF MKM  
C3 = 10nF MKM  
C4 = 10nF MKM  
C5 = 10nF MKM  
C6 = 10nF MKM  
C7 = 10nF MKM  
C8 = 10nF MKM  
C9 = 10nF MKM  
C10 = 10nF MKM  
C11 = 10nF MKM  
C12 = 10nF MKM

R1 = 1k ohm  
R2 = 10k ohm  
R3 = 1k ohm  
R4 = 20k ohm  
R5 = 4k7  
R6 = 4k7  
R7 = 1k ohm  
R8 = 1k ohm

PA1, PC1 = 64 pol. connector male  
1 PC Board

*PHI 5*

*29-26*

# **SINGLE DENSITY DISK CONTROLLER**

## **INHOUD**

Beschrijving .....	10-02/10-03
Schema .....	10-04
Komponenten opstelling .....	10-05
Komponentenlijst .....	10-06

# **PRINTER INTERFACE EN PARALLEL I/O BOARD**

## **INHOUD**

Beschrijving .....	18-02
Konnektor beschrijving .....	18-03
Schema .....	18-04
Komponenten opstelling .....	18-05
Komponentenlijst .....	18-06

**PARALLEL PRINTER INTERFACE**

De printer interface van de ASTER CT-80 is zodanig ontworpen dat programma's van de TRS-80 Model I en van de TRS-80 Model III de interface op de juiste plaats "vinden" in het geheugen- en I/O-bereik.

Dit werd gerealiseerd door de adres-decodering zowel via het geheugengebied te laten plaatsvinden (37E8 in HEX) en via de I/O adres-decodering (van F0 t/m FF).

Bij toepassing van TRS-80 Model III software dient de printer-interface middels dip-switch SW1 op het I/O adres F8 te worden ingesteld. (zie tabel).

Door middel van deze dip-switch is de interface over de hoogste 16 adressen van het I/O gebied instelbaar.

**LET OP: De vier hoogste I/O poorten worden reeds gebruikt voor Video-Controller, Memory-mapping, clock-snelheid programmering en cassette-interface. Vanzelfsprekend mogen deze adressen niet via de dip-switch worden ingesteld. (Zie tabel)**

Dus een WRITE via adres 37E8 resulteert in data aan de uitgang van de Printer-Interface. Een READ via adres 37E8 resulteert in het lezen van data die aan de uitgang van de Printer-Interface werd aangeboden.

Tevens zal een OUT naar poort F0 tot FF (afhankelijk van de instelling van SW1) resulteren in data aan de uitgang van de Printer-Interface, terwijl een IN-instructie via poort F0 tot FF (afhankelijk van de instelling van SW1) resulteert in het lezen van data die aan de uitgang van de Printer-Interface werd aangeboden.

Zodra naar de uitgang van de Printer-Interface wordt geschreven via het geheugengebied of via het I/O gebied, dan zal een monostabiele multivibrator worden gestart die de nodige STROBE genereert om aan te geven dat VALID data op de uitgang aanwezig is.

**Beschrijving van de werking**

De adresdecodering voor de plaats in het geheugen vindt plaats via de IC's Z2 en Z3 waarbij tevens het signaal OE (Output Enable) wordt toegepast.

De adresdecodering voor de plaats in het I/O gebied vindt plaats via de IC's Z1 en Z11 en dip-switch SW1.

Bij lezen en schrijven via het geheugen-gebied wordt van de RD+ en WR+ gebruik gemaakt.

Bij lezen en schrijven via het I/O-gebied wordt van de IN+ en OUT+ gebruik gemaakt.

De van de BUS binnekomende data wordt gebufferd via IC's Z3, Z4, Z5 en Z7, zodat slechts 1 TTL ingang op de systeem BUS tegelijkertijd wordt aangesloten.

Alhoewel klein, bevat ook dit board een interne Data-bus waarop de diverse IC's zijn aangesloten.

Uitgaande data wordt gelatched in IC Z8. Door de schrijf-actie in Z8 wordt tevens de monostabiele multivibrator Z10 aangesproken die een puls (strobe) van ca. 1 microseconde opwekt zodat een aangesloten printer hierop de data kan invoeren.

De ingaande informatie - status van printer - wordt via Z9 ingelezen, komt op de interne data-bus terecht en zal via buffer Z7 naar de systeem-BUS worden gebracht.

Als de door Z10 opgewekte strobe niet wordt gebruikt, kan dit board als 8-bit I/O poort dienst doen.

Als meerdere kaarten in het systeem worden opgenomen is het goed de aanspreekmogelijkheid via de geheugen-decodering uit te schakelen bij alle boards behalve het board dat echt als printer-interface dienst doet.

Hiertoe dient de verbinding die zich aan de koperzijde van de print bevindt en loopt van IC Z2 pin 9 naar Z5 pin 13 te worden onderbroken. Tevens dient aan de componentenzijde de speciaal daartoe aangebrachte verbindingmogelijkheid tussen IC Z5 pin 13 en de +5 volt verbinding lopende naar de voedingsaansluiting van pin 16 van IC Z2 gemaakt te worden. Dit is zeer eenvoudig door middel van een druppel soldeer te realiseren.

**Pin-configuratie aansluiting printer-bus:**

pin 01 - STROBE

pin 03 - DATA lijn nul (0)

pin 05 - DATA lijn een (1)

pin 07 - DATA lijn twee (2)

pin 09 - DATA lijn drie (3)

pin 11 - DATA lijn vier (4)

pin 13 - DATA lijn vijf (5)

pin 15 - DATA lijn zes (6)

pin 17 - DATA lijn zeven (7)

pin 21 - BUSY (hoog=busy)

pin 23 - NO PAPER (hoog=geen papier)

pin 25 - SELECT (hoog=geselecteerd)

pin 28 - FAULT (laag=fout)

pin 2, 4, 6, 8, 10, 12, 14, 16, 18, 20, 22, 24, 27, 31, 33, 34 - GROUND

pin 19, 29, 30, 32 - INPUTS niet gedefinieerd als printer signalen, vrij gebruikbaar. Dit zijn respectievelijk de bits 3, 2, 1 en 0.

**OPMERKING:** Bij bepaalde printers, zoals van het fabriekaat SEIKOSHA worden enkele lijnen gebruikt voor het instellen van een TEST-procedure. Bij bijvoorbeeld de SEIKOSHA GP-100 moeten de pinnen 31, 32, 33 en 34 hoog gehouden worden. Worden zij laag gemaakt dan zal de printer bij het opstarten direkt zijn karakter-set gaan uitprinten en niet toegankelijk zijn voor normale print-akties.

**RS232c/V24  
KOMMUNIKATIE  
INTERFACE BOARD**

**INHOUD**

Beschrijving .....	19-02
Instellingen dip-switches .....	19-03
Schema .....	19-04
Komponenten opstelling .....	19-05
Komponentenlijst .....	19-06

**RS232c/V24 INTERFACE BOARD**

Het RS232c/V24 board verzorgt de communicatie met de "buitenwereld". Via dit board kunnen printers, modems, terminals en andere apparaten worden aangesloten die data via een seriele procedure uitwisselen met de ASTER CT-80.

Teneinde een groter aantal seriele in- en uitgangen mogelijk te maken werd het board zodanig ontworpen dat door middel van handmatig programmeerbare zgn. "dip-switches" (SW1) dit board "verplaatsbaar" is over het gehele I/O gebied. Dit resulteert in de mogelijkheid om - vanuit de software gezien - een totaal van maximaal 63 van deze kaarten te kunnen bedienen.

Uiteraard is dit fysiek wat lastig, men moet immers een BUS hebben waarin deze kaarten allemaal een plaats vinden, doch in bijzondere gevallen kunnen toch zeer uitgebreide communicatie systemen worden opgezet.

De RS232c/V24 ingangs IC's werden op een compensatie-ingang voorzien van een condensator teneinde de storings-ongevoeligheid te vergroten.

**✧ Poort-adressering**

SW1: 1-6

De decodering vindt plaats via de IC's Z13, Z14, Z16, Z18 en en Z19 tesamen met de schakelaars 1 t/m 6 van dip-switch SW1 en Jumper-blok J1, J2, J3.

**✧ Interne data-bus**

Het board bevat een gebufferde, interne data-bus (geheel vrij van de systeem-bus) waarop zijn aangesloten de volgende IC's:

Z5, extra beschikbare signalen naar de RS232 connector, afhankelijk van de stand van het Jumper-blok en van IC Z13.

Z6, uitgaande signalen naar de RS232 connector.

Z7, hierop komen de ingaande (status) signalen van de RS232 connector. Plus op een datalijn waarop de stand van de Flip-Flop van IC Z13 te testen is.

Z8, de programmeerbare, Dual Baudrate Generator. Deze chip zorgt voor het instellen van de juiste Baud-rates voor het ingaande en uitgaande gedeelte van de UART.

Via deze Baudrate Generator kunnen in totaal 16 verschillende snelheden voor de ingaande data en 16 verschillende snelheden voor de uitgaande data worden geprogrammeerd.

Zie ook de tabel.

*fabril*

Z9, de UART. Het communicatie IC dat parallele data omzet in seriele informatie en vice versa.

Z15, de in hardware instelbare informatie voor de UART indien in TRS-80 compatible software wordt gewerkt.

**✧ Uitgaande signalen**

Op het board werden twee connectors aangebracht. Een 9-pin connector voor het aansluiten van bijvoorbeeld een Viditel Modem en een standaard 25-pin connector voor Modems, Printers, Terminals, etc. etc.



\* Instellingen van dip-switches en jumpers

Dipswitch 8 van SW1 wordt gebruikt voor test-doeleinden. Hiermede is het mogelijk om de in- en uitgang van de RS232c kaart met elkaar te koppelen, zodat de UART en de hardware kunnen worden getest. Uiteraard dienen dan in- en uitgaande baud-rate op elkaar te worden afgestemd.

Dipswitch 7 van SW1 dient bij TRS-80 toepassingen altijd open te zijn, terwijl jumper J2 geplaatst moet zijn. In dit geval is Z5 uitgeschakeld.

X }  
gebruikte  
instelling

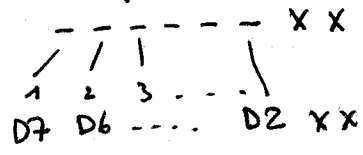
**(NVT):** Als Dipswitch 7 van SW1 gesloten is, wordt Z13 bij elke Reset van de UART omgeschakeld, zodat of het Control-Register van de UART geladen wordt, of de handshake-latch. De handshake-latch bestaat uit 3 gedeelte, t.w.: D0 t/m D2 (Z6) en D3 t/m D7. De stand van Z13 is op het adres van het Modem-Status register (bit 1) uitleesbaar. (Z5)

~~(Z5)~~  
Als de Jumper op J1 staat is Z6 samengeschakeld met het UART Control-register. In dit geval wordt door het omschakelen van Z13 gekozen voor of het UART-control register, samen met Z6, of Z5 alleen.

Als de Jumper op J3 staat zijn Z5 en Z6 samen-geschakeld en daardoor worden of deze 2 IC's of het Control-register van de UART gekozen.

- Met SW1 1 - 6 wordt poortadres ingesteld

- Adres heeft de vorm



**(V6)** ON ON ON OFF ON OFF X X  
1 1 1 0 1 0 X X

adres tussen E8 en EB  
(= 4 adressen)  
Zowel IN als UIT

- SW1
- 1 } zorgen voor het poortadres
  - 2 }
  - 3 }
  - 4 }
  - 5 }
  - 6 }
  - 7 altijd open bij TRS 80
  - 8 test IN verbonden met uit

- (IN)** E8 Modem status (via Z7)
- EG instelling van SW2
- EA ~~UART DATA REGISTER~~
- EB UART STATUS REGISTER

**(OUT)** E8 reset kaart

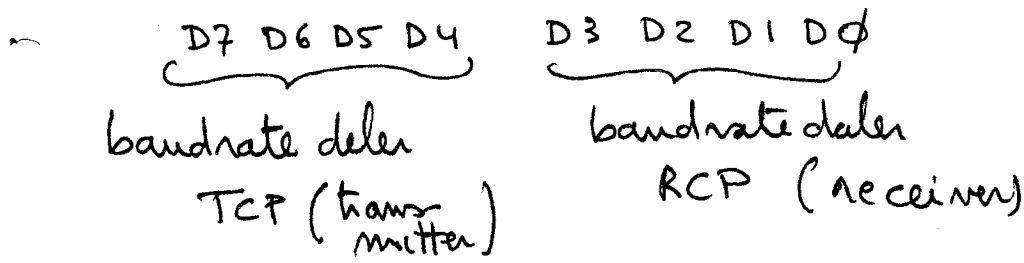
EG → zet de control bits  
EA → parity, aantal databits etc.  
EB UART DATA register

programmeer v. baudrate-generator  
10-03

**ONDERDELENLIJST RS232c/V24 BOARD CT-80**

Z1 = MC1489P	R1 = 4k7	C1 = 0,1uF
Z2 = MC1489P	R2 = 4k7	C2 = 0,1uF
Z3 = MC1488P	R3 = 4k7	C3 = 0,1uF
Z4 = MC1488P	R4 = 4k7	C4 = 0,1uF
Z5 = 74LS174	R5 = 4k7	C5 = 0,1uF
Z6 = 74LS175	R6 = 4k7	C6 = 0,1uF
Z7 = 74LS244	R7 = 470 ohm	C7 = 0,1uF
Z8 = BR1941-M Z9 = AY-5-1013	R8 = 4k7	C8 = 0,1uF
Z10 = 74LS32	R9 = 4k7	C9 = 0,1uF
Z11 = 74LS02	R10 = 4k7	C10 = 0,1uF
Z12 = 74LS00	R11 = 4k7	C11 = 0,1uF
Z13 = 74LS74	R12 = 4k7	C12 = 0,1uF
Z14 = 74LS155	R13 = 4k7	C13 = 10nF MKM
Z15 = 74LS244	R14 = 4k7	C14 = 10nF
Z16 = 74LS30	R15 = 4k7	C15 = 10nF
Z17 = 74LS245	R16 = 4k7	C16 = 10nF
Z18 = 74LS86		C17 = 10nF
Z19 = 74LS86		C18 = 10nF
		C19 = 10nF
		C20 = 10nF
		C21 = 10nF
		C22 = 10nF
		C24 = 10nF
		C25 = 10nF
		C27 = 10nF
		C28 = 10nF
		C29 = 10nF
		C30 = 10nF
		C31 = 10nF
		C32 = 10nF
		C33 = 10nF
		C34 = 0,1uF
SW1 = Dipswitch 8-polig		
SW2 = Dipswitch 8-polig		
J1, J2, J3 = Jumpers		
X1 = kristal 5.0688 Mhz (serie)		
P1 = 64-polig DIN41612 male		
P2 = 25-polig D-connector		
P3 = 9-polig D-connector		
1 socket 40-polig		
1 socket 18-polig		
6 x M2.5x10mm.		
6 x Moer M2.5		
4 kunststof ringen M3 x 1		
1 PC-Board		

# Band rate - generator (EGH = 2330)

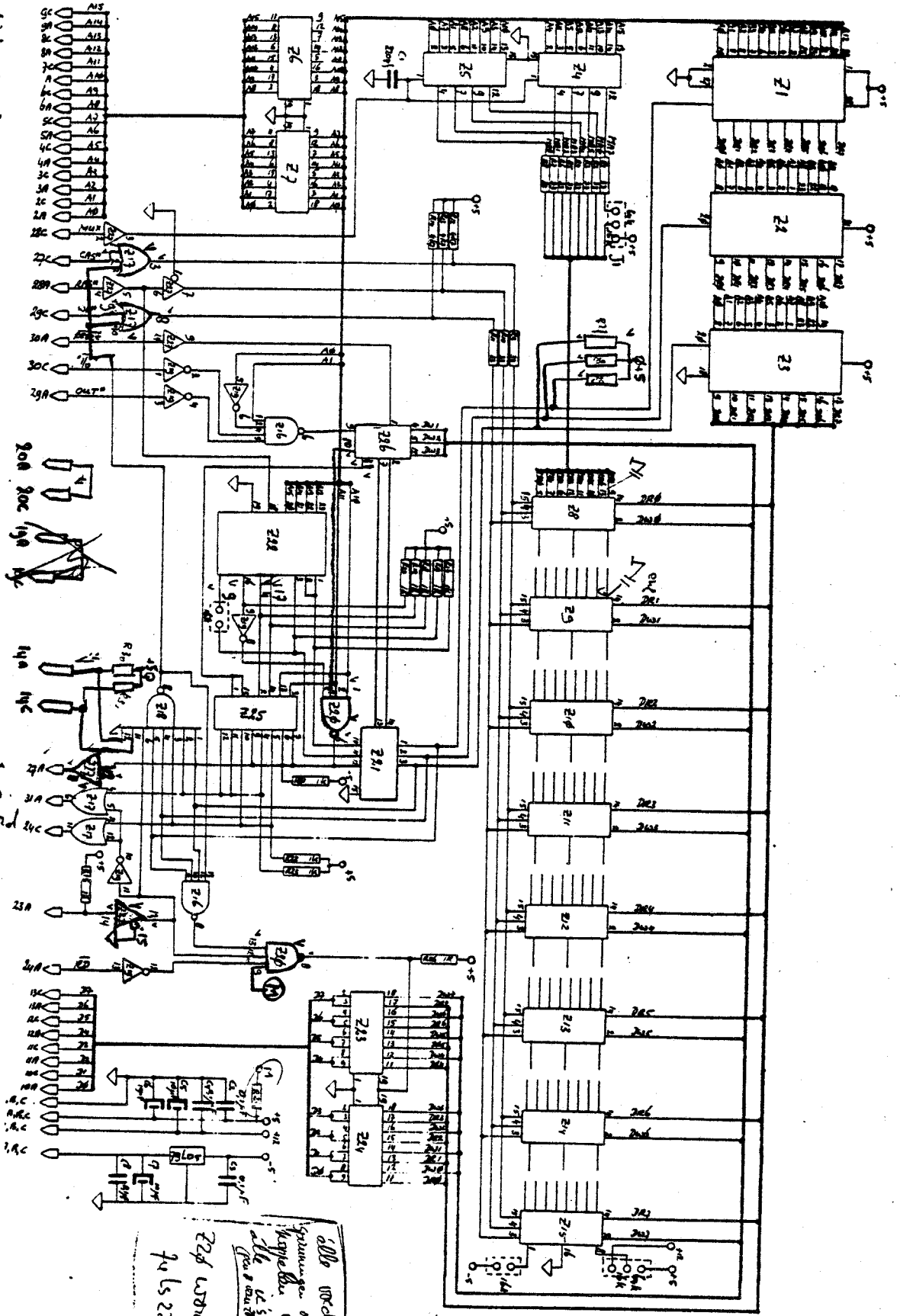


low bits	high bits	kode	frequentie ( $= 16 \times \text{bandrate}$ ) (Hz)	band rate (band)
0	0	0000	800	50
1	16	0001	1200	75
2	32	0010	1760	110
3	48	0011	2152	135
4	64	0100	2401	150
5	80	0101	4800	<u>300</u> *
6	96	0110	9600	<u>600</u> *
7	112	0111	19200	<u>1200</u> *
8	128	1000	28800	1800
9	144	1001	32078	2000
10	160	1010	38396	<u>2400</u> *
11	176	1011	57594	3600
12	192	1100	76791	<u>4800</u> *
13	208	1101	115186	7200
14	224	1110	153582	<u>9600</u> *
15	240	1111	316763	<u>19800</u> ?



*Deze pagina is opzettelijk onbedrukt  
en kan op een later tijdstip  
voor aanvulling worden gebruikt.*

Definitief 7-9-82

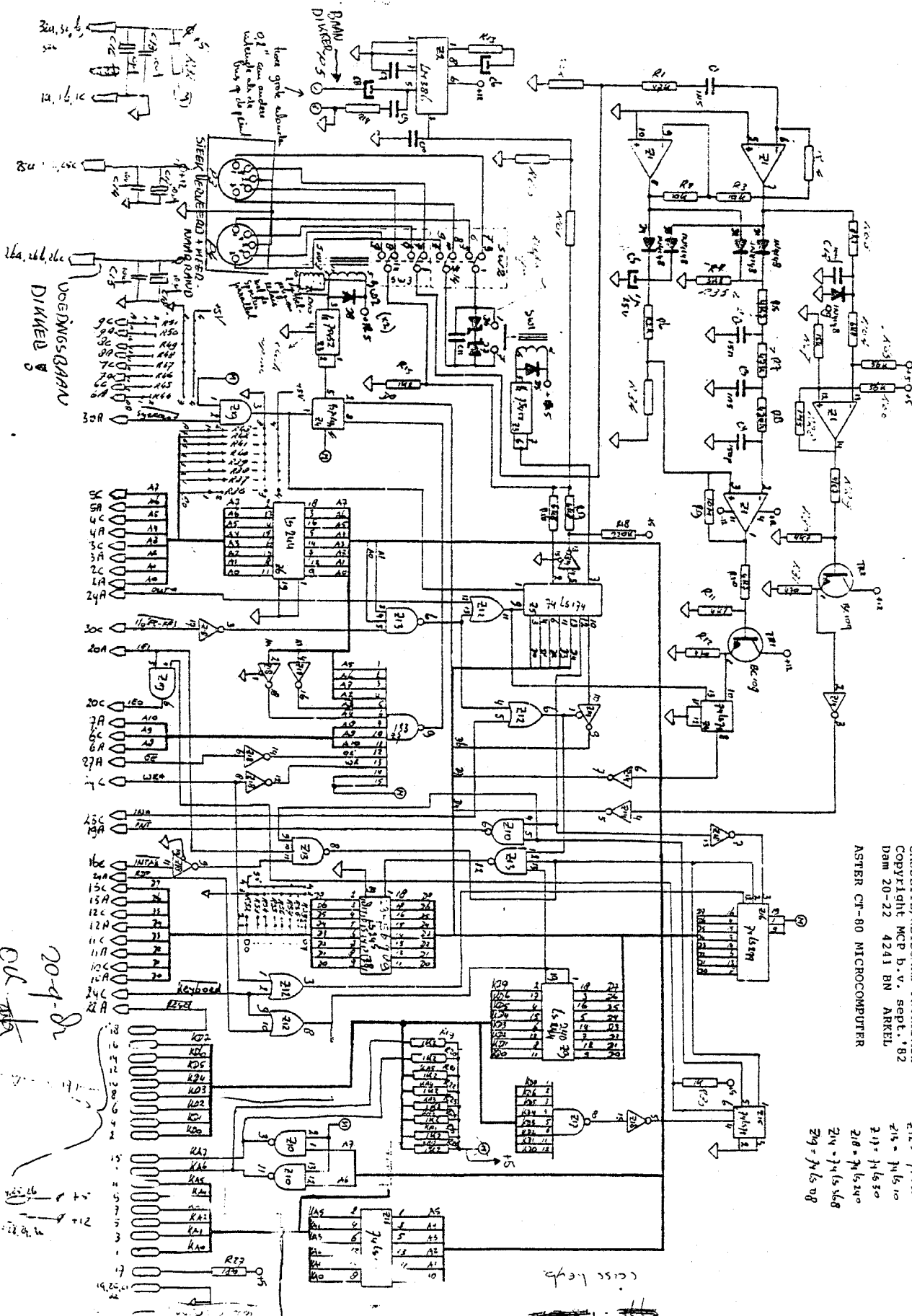


Row  
Video  
Keyboard

MEMORY-BOARD RAM/ROM  
COPYRIGHT MCP b.v. aug. '82  
Damm 20-22 4241 BN ARNEEL  
ASTER CT-80 MICROCOMPUTER

alle IC's  
geplaatst  
op de  
PC-5  
701522





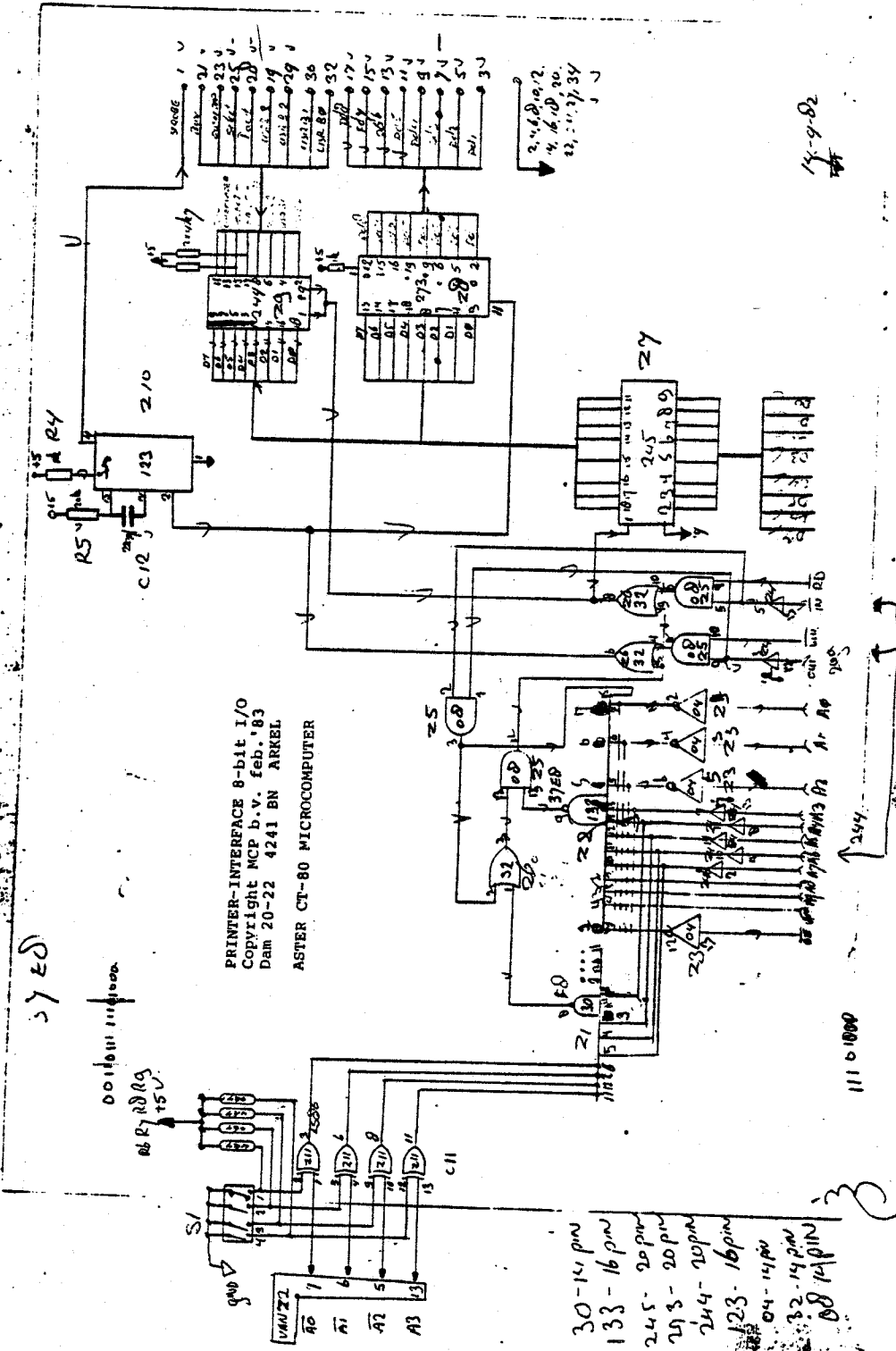
CASSETTE/KEYBOARD INTERFACE  
 Copyright MCP b.v., sept. '82  
 Dam 20-22 4241 BN ARKEL  
 ASTER CF-80 MICROCOMPUTER

- 20 - 7438
- 21 - 74LS32
- 21a - 74LS10
- 21b - 74LS30
- 21c - 74LS163
- 21d - 74LS160
- 21e - 74LS08

20-d-82  
 OK

Cass deck

# CT-80 PRINTER INTERFACE



PRINTER-INTERFACE 8-bit I/O  
 Copyright MCP b.v. feb. '83  
 Dam 20-22 4241 BN ARKEL  
 ASTER CT-80 MICROCOMPUTER

8-19  
 6 29  
 4-30  
 2-32

pull up can  
 273 per 1  
 Pull up not can  
 out paper (23) near  
 can fault (5)

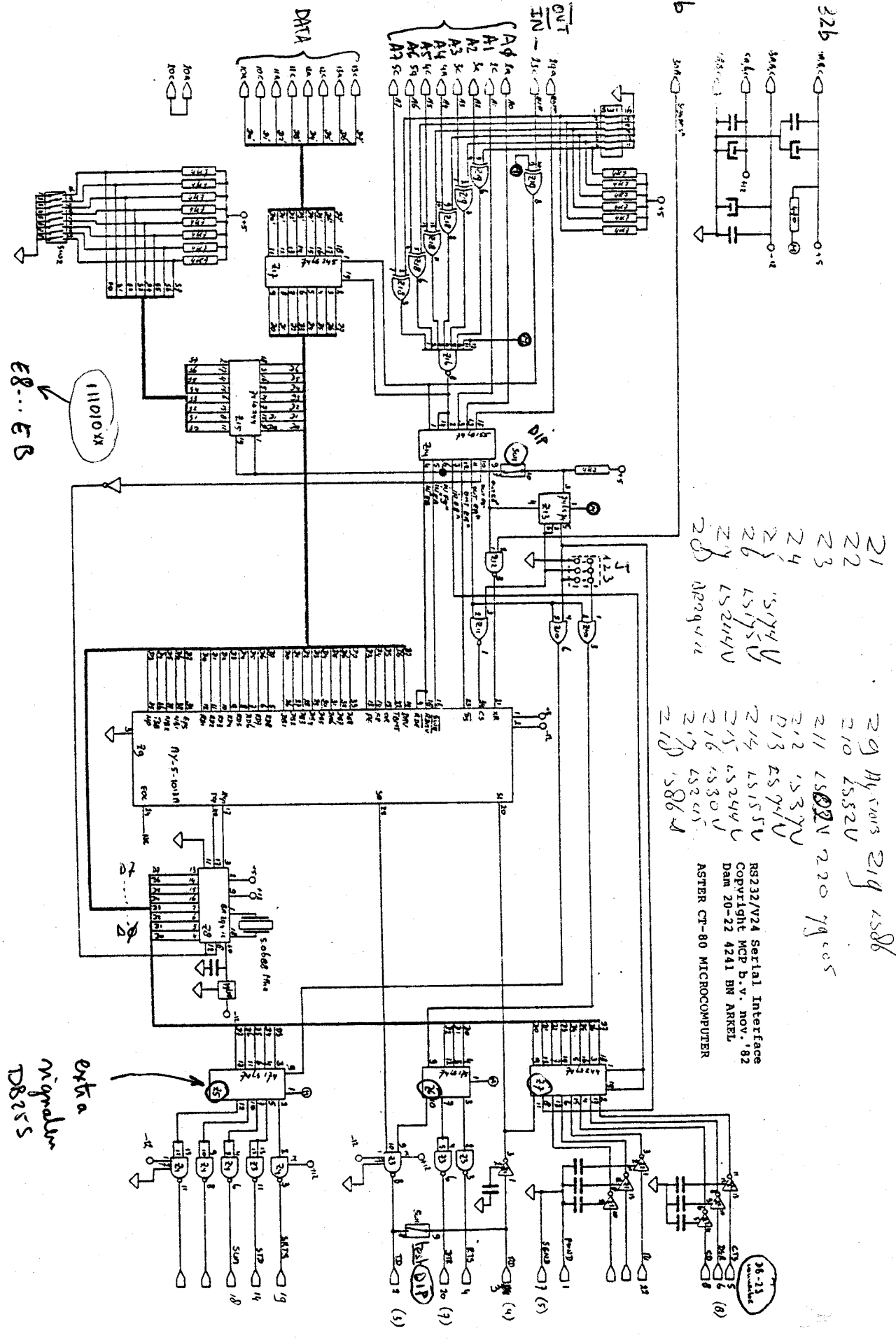
14-9-82

- 30-14 pin
- 133-16 pin
- 245-20 pin
- 273-20 pin
- 244-20 pin
- 123-16 pin
- 04-14 pin
- 32-14 pin
- 08-14 pin

111 01000



32a 32b  
1a 1b

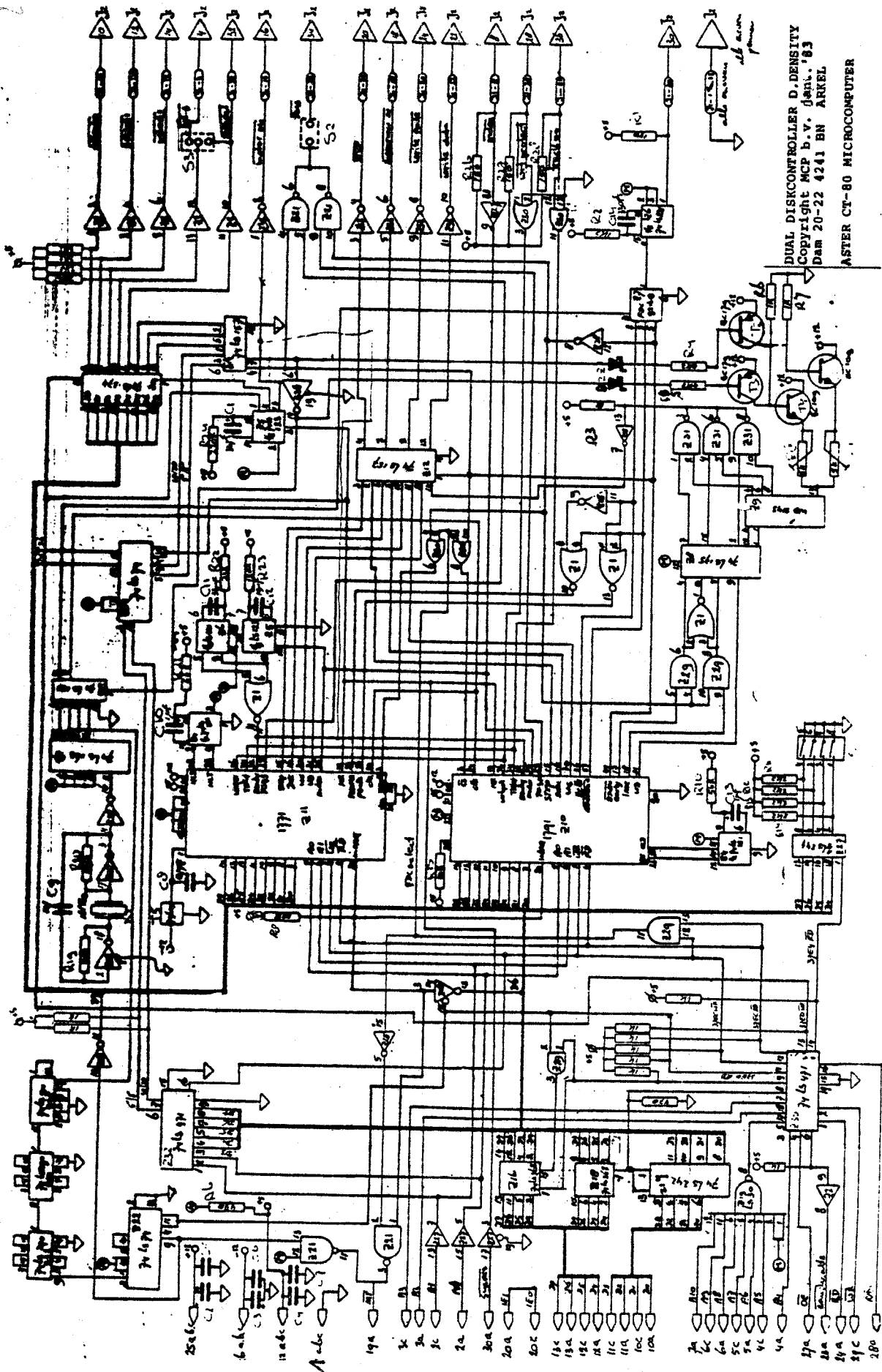


21	22	23	24	25	26	27	28	29	30	31	32	33	34	35
209	210	211	212	213	214	215	216	217	218	219	220	221	222	223
455015	LS52V	LS02N	LS37V	LS94V	LS155V	LS24V	LS30V	LS45V	LS86V	LS100V	LS100V	LS100V	LS100V	LS100V

RS232/V24 Serial Interface  
Copyright MCP b.v. nov. '82  
Dain 20-22 4241 BN ARKEL  
ASTER CT-80 MICROCOMPUTER

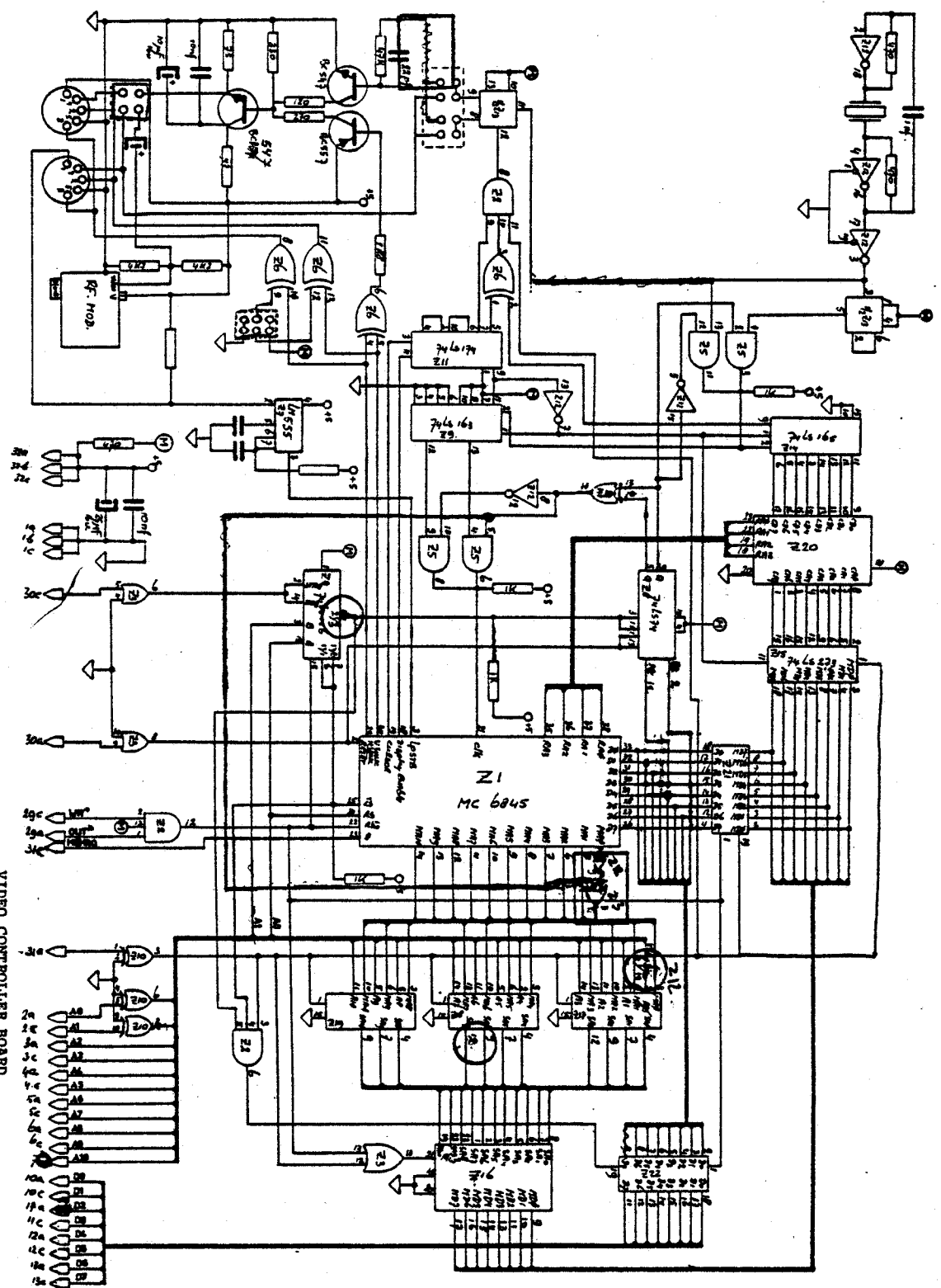
Extra  
Migrator  
DBSS

# DISK CONTROLLER



DUAL DISKCONTROLLER D. DENSITY  
COPYRIGHT MCP B.V. JANU. '83  
DAM 20-22 4241 BN ARNEL  
ASTER CT-80 MICROCOMPUTER

VIDEO

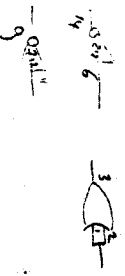


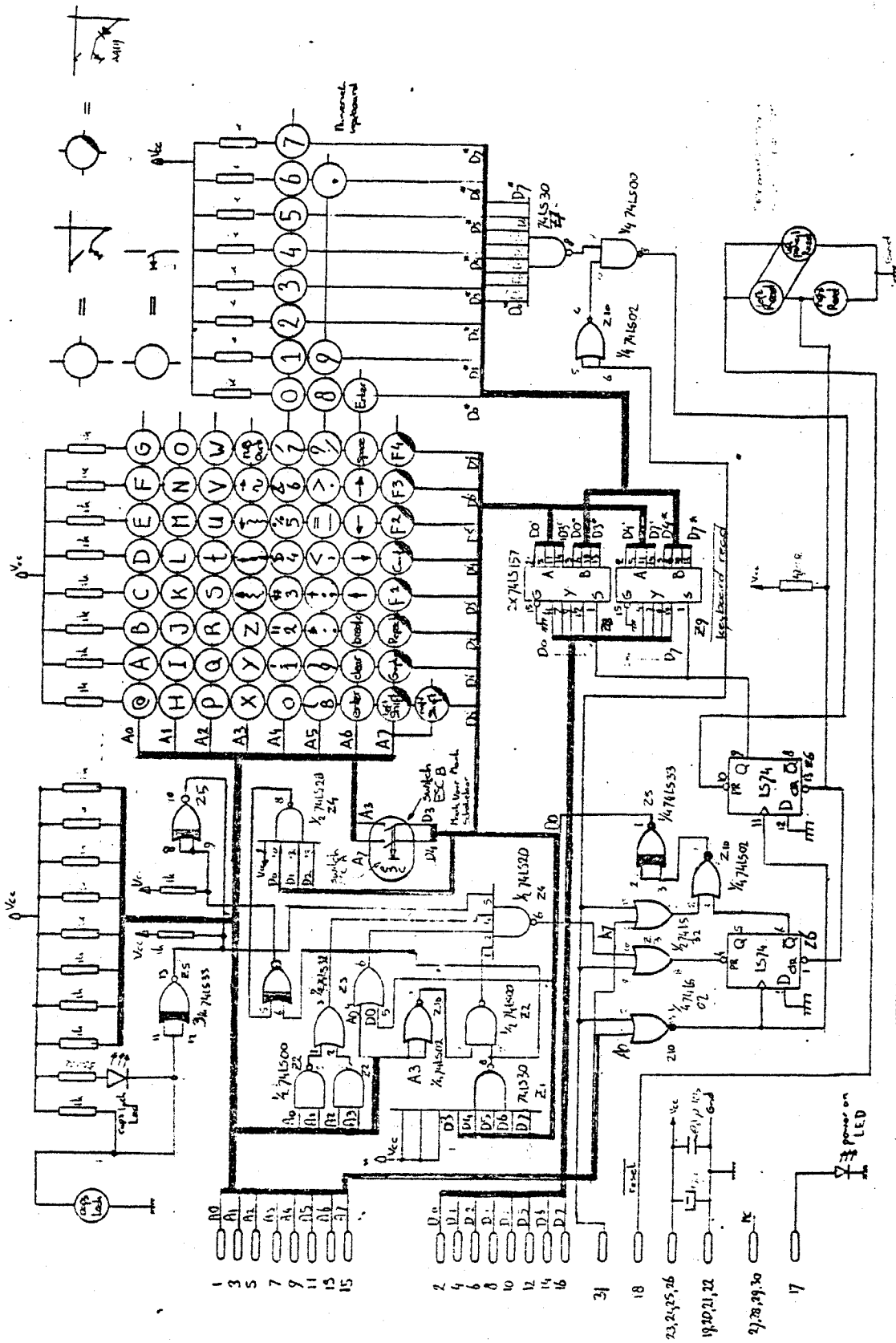
MC 6845's output

jumpers distributed

VIDEO CONTROLLER BOARD  
 Copyright MCP b.v. sept. '82  
 DSN 20-22 4241 BN ARREL  
 ASTER CT-80 MICROCOMPUTER

video





KEYBOARD  
 Copyright MCP b.v. okt. 1982  
 5389 20-22 4241 BN ARKEL  
 ASTER CT-80 MICROCOMPUTER

10/10/82  
 13/10/82

Connector  
 2 18pin  
 4 17  
 5 power