

Exemple d'accès direct au processeur THS353C
graphisme HQ dans G-5A2

ESSAI N.2 CARTE HRC
(MODE GRAPHIQUE)
REF : A.P.2 V1.1 6/13/82

```

10 :
20 :
30 :
40 :
45 DEFINI A-2
50 COL=1
60 RAN=2
70 C1=4
80 C2=5
90 C3=6
100 C4=7
110 BAPA=10
120 LEC=0
130 ECR=1
140 VDP=2
150
160
170
180 CL5
190 PRINT "INITIALISATION VDP..."
200 OUT 2, LEC : A=INP(4)
210 OUT 0,1
220
230
240
250 OUT 2, VDP
260 OUT 3, C1 : OUT 3, 00
270 OUT 3, C2 : OUT 3, 80
280 OUT 3, C3 : OUT 3, 136
290 OUT 3, C4 : OUT 3, 66
300
310
320
330 OUT 3, COL : OUT 3, 255
340 OUT 3, RAN : OUT 3, 9
350 OUT 3, BAPA : OUT 3, 0
360
370
380
390
400 'OUT 3, RAN : OUT 3, 17
410 'OUT 3, DT : OUT 3, 0
420 'OUT 3, MP : OUT 3, 0
430 'OUT 3, RAN : OUT 3, 20
440 'OUT 3, FT : OUT 3, 0
450
460
470
480 OUT 0, 3
490 PRINT "EFFACEMENT MEMOIRE PAGE..."
500 OUT 3, COL : OUT 3, 0
510 OUT 3, RAN : OUT 3, 10
520 OUT 2, ECR
530 FOR L=0 TO 249
540 FOR N=0 TO 119 : OUT 3, 0 : NEXT
550 OUT 3, 226 : OUT 3, 0
560 NEXT L
570 OUT 2, VDP
580 GOTO 910

```

PURGE INITIALE

INITIALISATION CH1 A CM4

equivalent à 10:150 1

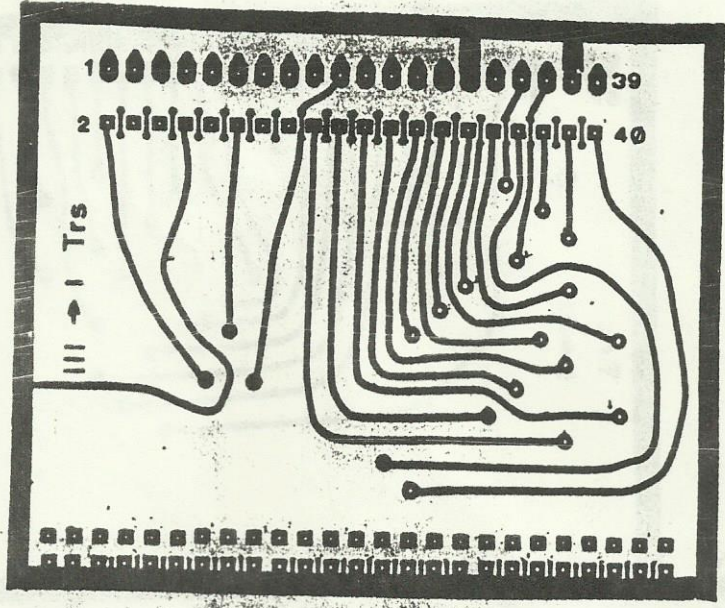
INITIALISATION BAPA (MEMOIRE PAGE) --> 0A00

INITIALISATION BANT ET BANTF ---> 1206 - 1506
(ADR DEBUT/FIN MEMOIRE TAMPON)

RAZ MEMOIRE PAGE

HO:SP 3

* COL
 * RAN
 * CH1
 * CH2
 * CH3
 * CH4
 * BAPA (MEMOIRE PAGE)
 * LECTURE MEMOIRE : E1=0, E2=0
 * ECRITURE MEMOIRE : E1=1, E2=0
 * LECTURE/ECRITURE REGISTRES VDP : E1=0, E2=1
 * CYCLE AVDP
 * BASE DE TEMPS 50 HZ
 * AUT. INCRUST., RANGEE 0
 * MODE GRAPHIQUE
 * INCRUST PLEINE PAGE, MARGE
 * COL=FF
 * RAN=09
 * ADR BAPA=0A00 (ADR-1)
 * RAN=14
 * ADR BANTF=1506 (ADR-1)
 * COLONNE 0
 * DEBUT MEMOIRE PAGE (AVDP)
 * CYCLE ECRAN
 * 250 LIGNES EN 50 NETZ
 * EFFACEMENT LIGNE
 * MARGE BLANCHE (LHEW)
 * LIGNE SUIVANTE
 * CYCLE AVDP



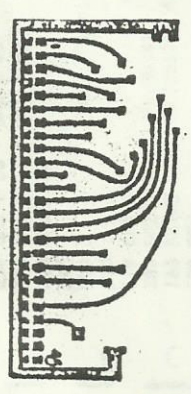
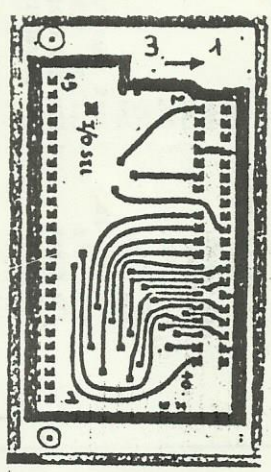
Affectation des signaux BUS

Signaux	MODELE	
	I	III

A0	25	17
A1	27	19
A2	40	21
A3	34	23
A4	31	25
A5	35	27
A6	38	29
A7	36	31
\overline{IN}	19	33
\overline{OUT}	12	35
EXT I/OSEL	*	43*
D0	30	1
D1	22	3
D2	32	5
D3	26	7
D4	18	9
D5	28	11
D6	24	13
D7	20	15
<u>RESET</u>	2	37
\overline{E}	8	2
	29	ac
	31	50
<u>WAIT</u>	33	41

(annexe 1)

Exemple de plaque
Circuit imprimé pour
adaptation bus.



relier à
de U₃ VAL3

